

Estudio de los criterios de diseño de la cadena convertora prerregulador y post-regulador de alto rendimiento.

En este capítulo se van a presentar los criterios de diseño para la cadena convertora (Emulador de Resistencia (ER) - post-regulador de alto rendimiento). Como ejemplo, se aplicarán estos criterios a la especificación de sistemas de alimentación distribuida. En primer lugar se realiza un estudio sobre los problemas que pueden aparecer por el hecho de conectar dos etapas en cascada, el ER y el post-regulador. En este capítulo se justifica también la necesidad de aumentar el ancho de banda del ER, con el objetivo de tratar de reducir la diferencia entre la tensión o tensiones de entrada con la tensión de salida y así poder mejorar el rendimiento de los post-reguladores, todo ello siempre limitado por el contenido armónico de la corriente de entrada del ER, que se debe mantener dentro de los límites impuestos por la norma. Por último se hará un estudio de los criterios de diseño de los post-reguladores: rechazo de las perturbaciones, respuesta transitoria y estabilidad. Algunos de estos criterios ya fueron tenidos en cuenta en los ejemplos de diseño presentado con cada uno de los modos de control, quedando para este capítulo el análisis de las perturbaciones debidas a cambios en la carga.

6.1 ANÁLISIS DE LA ESTABILIDAD EN LA CONEXIÓN PRERREGULADOR Y POST-REGULADORES DE ALTO RENDIMIENTO.

Uno de los objetivos en el diseño de sistemas de alimentación de dos etapas (figura 6.1a) es evitar de interacciones indeseables entre las dos etapas. Estas interacciones se pueden poner de manifiesto de dos formas:

- La impedancia de salida de la etapa de entrada, que no es cero, puede interferir en el lazo de control de la etapa de salida. Este problema es similar al ya conocido caso de la interacción entre el convertidor conmutado y el filtro de entrada (EMI) [35] [47]. En este caso, la impedancia de salida de la etapa de entrada hace la función de impedancia de salida del filtro de entrada figura 6.1b.

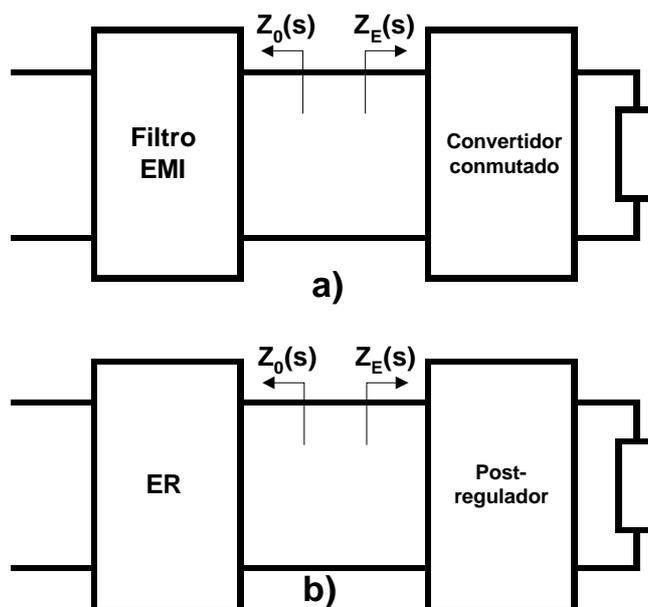


Figura 6.1. Sistema de alimentación de dos etapas. a) Filtro EMI y convertidor conmutado. b) ER y post-regulador.

La eliminación de este tipo de interacción resulta más difícil si entre ambas etapas fuera necesario introducir un filtro EMI.

- La naturaleza no resistiva de la impedancia de entrada de la segunda etapa puede interferir en el lazo de control de la primera etapa.

De lo dicho anteriormente se deduce que es necesario buscar una relación entre la impedancia de salida de la primera etapa, en nuestro caso el ER, y la impedancia de entrada de la segunda etapa, en nuestro caso el post-regulador, de forma que sea posible evitar la interacciones mencionadas anteriormente.

En el diagrama de bloques la figura 6.2 se ha representado un sistema de alimentación de dos etapas, en el cual la etapa de entrada se representa por su equivalente *Thevenin*, y la etapa de salida por su impedancia de entrada $Z_E(s)$. La tensión de entrada a la segunda etapa se obtiene a partir de la ecuación (6.1).

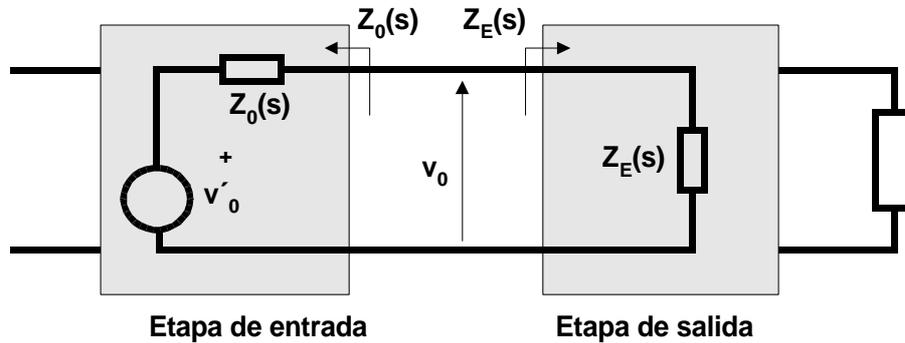


Figura 6.2. Diagrama de Bloques de un sistema de alimentación con dos etapas.

$$\hat{v}_0 + V_0 = (\hat{v}'_0 + V'_0) \cdot \frac{Z_E(s)}{Z_E(s) + Z_0(s)} \quad (6.1)$$

La ecuación (6.1) se puede poner también como se muestra en la ecuación (6.2), en donde $H_0(s)$ puede ser interpretado como la ganancia de un lazo de realimentación que debe satisfacer el criterio de estabilidad de Nyquist.

$$\frac{\hat{v}_0}{\hat{v}'_0} = \frac{1}{1 + \frac{Z_0(s)}{Z_E(s)}} = \frac{1}{1 + H_0(s)} \quad (6.2)$$

El diagrama de Bode típico de la impedancia de salida de la etapa de entrada, $Z_0(s)$, y la impedancia de entrada de la etapa de salida, $Z_E(s)$, se han representado en la figura 6.3a y b respectivamente. En dicha figura se ha representado también un ejemplo de la función $H_0(s)$ en módulo y fase, figura 6.3c, pudiéndose observar que puede haber puntos de inestabilidad si el módulo de $H_0(s)$ se hace mayor que 0dB, si el desfase es mayor de 180° .

Si $|H_0(s)|$ fuese siempre menor que 1 no se podrían producir ningún tipo de inestabilidad. Sin embargo es necesario analizar la función $H(s)$ y seguir los criterios de estabilidad de Nyquist si la ganancia de $|H(s)|$ fuese mayor de 1. De esta forma podríamos determinar en qué condiciones de funcionamiento la conexión de las dos etapas puede llegar a ser inestable.

En el caso concreto del ER + post-regulador, el condensador de salida del ER es uno de los elementos voluminosos del sistema, por lo que reducir su tamaño y por tanto su valor afecta de forma importante el tamaño del convertidor total. Va a ser entonces un objetivo de diseño minimizar el tamaño de este condensador, garantizando al mismo tiempo la estabilidad de la conexión de las dos etapas.

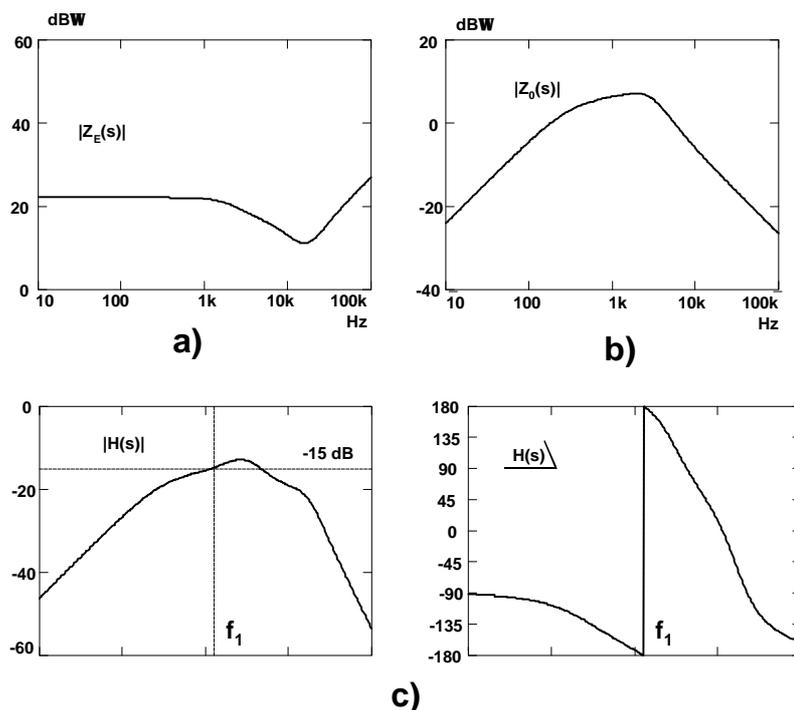


Figura 6.3. Ejemplos de diagramas de Bode de a) $Z_O(s)$, b) $Z_E(s)$ y c) $H(s)$.

Otro límite para el valor de dicho condensador viene dado por el valor máximo del rizado permitido a la entrada del post-regulador para obtener un cierto valor de rizado máximo a la salida, así como la mínima diferencia necesaria entre las tensiones de entrada, en el caso del reductor de dos entradas, o entre la entrada y la salida, para los otros post-reguladores, para que dichos post-reguladores funcionen correctamente incluso en los transitorios (ver capítulo 2).

6.1.1 Análisis de estabilidad entre ER de Retroceso o *Flyback* y el post-regulador Reductor de dos entradas con el control modo corriente promediada.

Como ejemplo de análisis se va a realizar el estudio de la conexión de un emulador de resistencia tipo de Retroceso o *Flyback* de dos salidas con un post-regulador reductor de dos entradas con control modo corriente promediada. En la figura 6.4a se muestra un diagrama de bloques que representa el equivalente *Thevenin* de cada salida ($v'_1-Z_{O1}(s)$ y $v'_2-Z_{O2}(s)$), y las impedancias de entrada $Z_{E1}(s)$ y $Z_{E2}(s)$ para cada una de las entradas del post-regulador.

Siguiendo los criterios de diseño mencionados anteriormente obtenemos las ecuaciones (6.3) y (6.4), con las que podemos analizar la estabilidad de las dos conexiones, para lo cual tenemos que analizar las funciones $H_1(s)$ para el conjunto salida-entrada 1 y $H_2(s)$ para el conjunto salida-entrada 2.

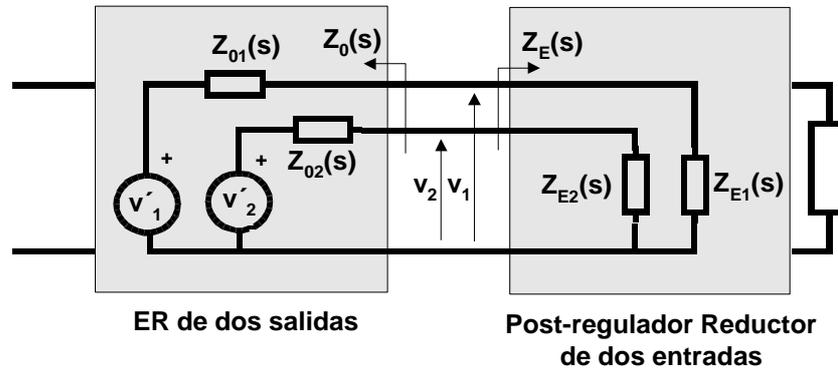


Figura 6.4. Diagrama de Bloques de una cadena convertora formada por un ER de dos salidas y un post-regulador reductor de dos entradas.

$$\frac{\hat{v}'_1}{\hat{v}'_1} = \frac{1}{1 + \frac{Z_{01}(s)}{Z_{E1}(s)}} = \frac{1}{1 + H_1(s)} \quad (6.3)$$

$$\frac{\hat{v}'_2}{\hat{v}'_2} = \frac{1}{1 + \frac{Z_{02}(s)}{Z_{E2}(s)}} = \frac{1}{1 + H_2(s)} \quad (6.4)$$

A continuación se procederá a la obtención de las impedancias de salida y entrada mencionadas anteriormente.

6.1.1.1. Impedancia de entrada en el post-regulador reductor de dos entradas con el control modo corriente promediada.

Para obtener la impedancia de entrada $Z_{E1}(s)$ y $Z_{E2}(s)$ del post-regulador Reductor de dos entradas con el control modo corriente promediada vamos a utilizar el modelo de pequeña señal obtenido en el capítulo 4, tal como se muestra en la figura 6.5. Se definen dichas impedancias de la siguiente forma.

$$Z_{E1}(s) = \frac{\hat{v}_1}{\hat{i}_1} \Bigg|_{\substack{\hat{v}_2 = 0 \\ \hat{v}_{ref} = 0}} \quad (6.5)$$

$$Z_{E2}(s) = \frac{\hat{v}_2}{\hat{i}_2} \Bigg|_{\substack{\hat{v}_1 = 0 \\ \hat{v}_{ref} = 0}} \quad (6.6)$$

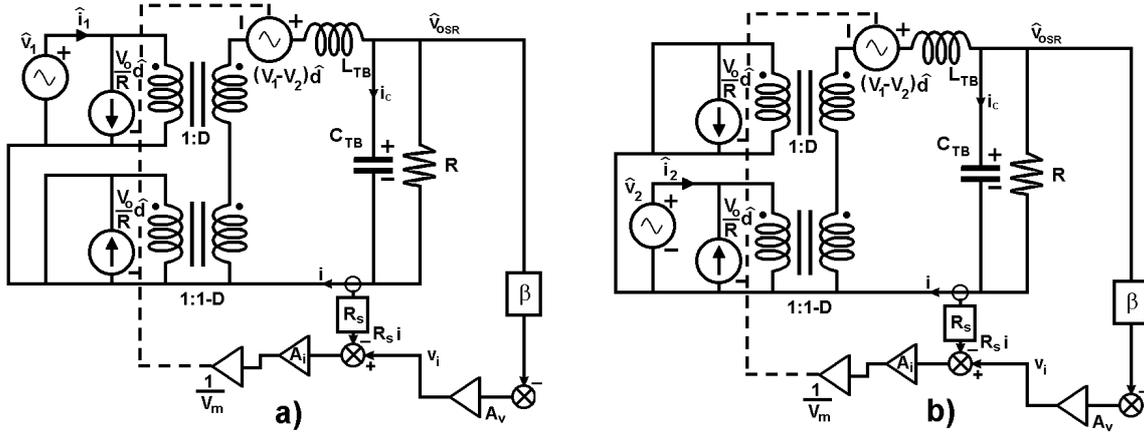


Figura 6.5. Modelo de pequeña señal del post-regulador reductor de dos entradas con el control modo corriente promediada utilizado para calcular a) $Z_{E1}(s)$ y b) $Z_{E2}(s)$.

Del modelo de pequeña señal de la figura 6.5a:

$$\hat{i}_1 = \frac{V_{0SR}}{R} \cdot \hat{d} + \hat{i} \cdot D \quad (6.7)$$

$$\hat{i} = \frac{\hat{v}_1 \cdot D + (V_1 - V_2) \cdot \hat{d} - \hat{v}_{0SR}}{s \cdot L_{TB}} \quad (6.8)$$

$$\hat{d} = \frac{(-\hat{i} \cdot R_s + \hat{v}_i) \cdot A_i(s)}{V_m} \quad (6.9)$$

$$\hat{v}_i = -\hat{v}_{0SR} \cdot \beta \cdot A_v(s) \quad (6.10)$$

$$Au_{SR1}(s) = \frac{\hat{v}_{0SR}}{\hat{v}_1} \bigg|_{\hat{v}_2 = 0, \hat{v}_{ref} = 0} \quad (6.11)$$

A partir de las expresiones anteriores obtenemos la impedancia de entrada $Z_{E1}(s)$:

$$Z_{E1}(s) = \frac{1}{\left(D - \left(1 + \frac{R_{eq}(s) \cdot \beta \cdot A_v(s)}{R_s} \right) \cdot Au_{SR1}(s) \right) \cdot \left(D - \frac{R_{oec}(s)}{R} \right) - \frac{R_{oec}(s) \cdot \beta \cdot A_v(s) \cdot Au_{SR1}(s)}{R \cdot R_s}}{R_{eq}(s) \cdot \left(1 + \frac{L_{TB} \cdot s}{R_{eq}(s)} \right)} \quad (6.12)$$

en donde

$$R_{\text{eq}}(s) = \frac{R_s \cdot (V_1 - V_2) \cdot A_i(s)}{V_m} \quad (6.13)$$

y

$$R_{\text{oeq}}(s) = \frac{R_s \cdot V_{\text{OSR}} \cdot A_i(s)}{V_m} \quad (6.14)$$

Los valores y las expresiones aquí utilizadas corresponden al diseño del lazo del post-regulador realizado en el capítulo 4.

Para obtener la expresión de la impedancia de entrada $Z_{E2}(s)$ utilizaremos las ecuaciones (6.9) y (6.10) y además, del circuito de la figura 6.5b:

$$\hat{i}_2 = -\frac{V_{\text{OSR}}}{R} \cdot \hat{d} + \hat{i} \cdot D \quad (6.15)$$

$$\hat{i} = \frac{\hat{v}_2 \cdot (1-D) + (V_1 - V_2) \cdot \hat{d} - \hat{v}_{\text{OSR}}}{s \cdot L_{\text{TB}}} \quad (6.16)$$

$$A_{\text{u}_{\text{SR}2}}(s) = \frac{\hat{v}_{\text{OSR}}}{\hat{v}_2} \bigg|_{\substack{\hat{v}_1 = 0 \\ \hat{v}_{\text{ref}} = 0}} \quad (6.17)$$

Mediante las ecuaciones indicadas anteriormente obtenemos la siguiente expresión para $Z_{E2}(s)$:

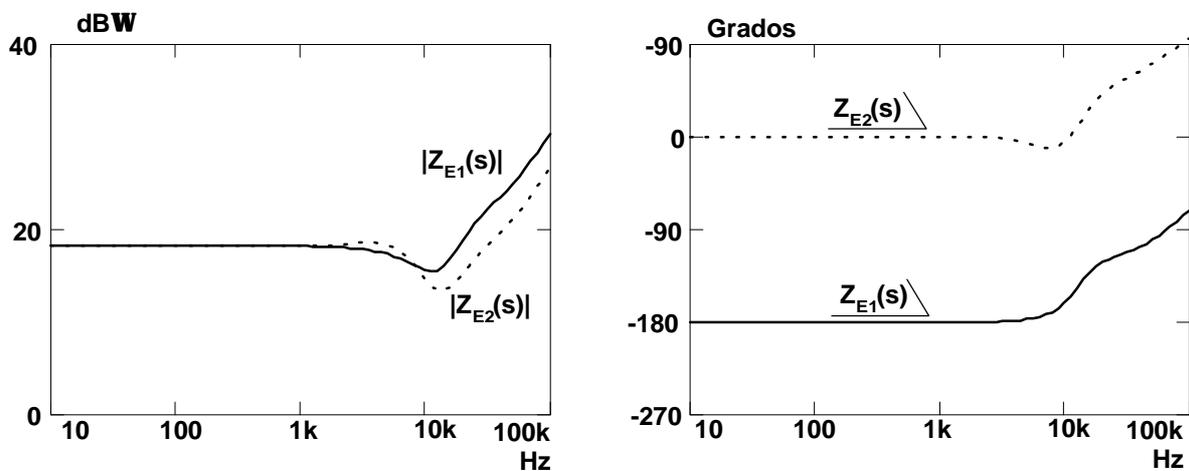


Figura 6.6. Diagramas de Bode de las impedancias de entrada del post-regulador $Z_{E1}(s)$ y $Z_{E2}(s)$ obtenidas mediante el análisis teórico.

$$Z_{E2}(s) = \frac{1}{\left(1-D - \left(1 + \frac{R_{eq}(s) \cdot \beta \cdot A_v(s)}{R_s}\right) \cdot Au_{SR1}(s)\right) \cdot \left(1-D + \frac{R_{oeq}(s)}{R}\right) + \frac{R_{oeq}(s) \cdot \beta \cdot A_v(s) Au_{SR1}(s)}{R \cdot R_s}}{R_{eq}(s) \cdot \left(1 + \frac{L_{TB} \cdot s}{R_{eq}(s)}\right)} \quad (6.18)$$

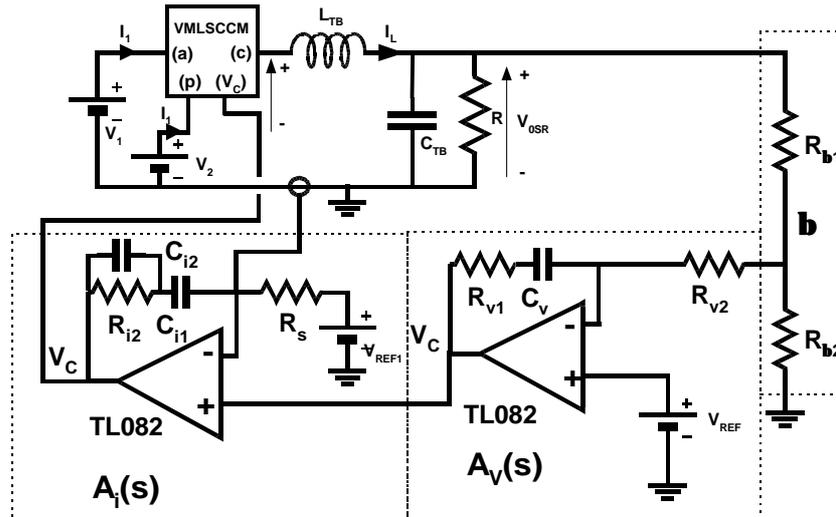


Figura 6.7. Modelo de gran señal del post-regulador reductor de dos entradas con el control modo corriente promediada.

En la figura 6.6 representamos el diagrama de Bode de las impedancias de entrada del post-regulador. Como se puede observar en dicha figura la impedancia de entrada $Z_{E1}(s)$ presenta una impedancia negativa, tiene un desfase de 180° , mientras que la impedancia de entrada $Z_{E2}(s)$ presenta una impedancia positiva, es decir, tiene un desfase de 0° . En el post-regulador Reductor de dos entradas se han obtenido las impedancias de entrada mediante el modelo de

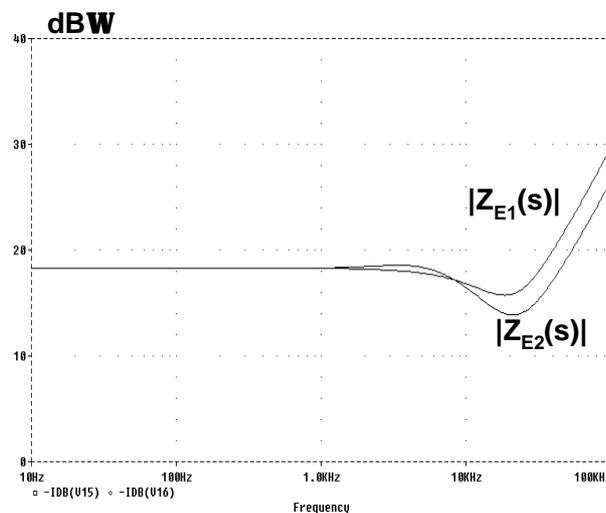


Figura 6.8. Diagramas de Bode de las impedancias de entrada del post-regulador $Z_{E1}(s)$ y $Z_{E2}(s)$ obtenidas mediante la simulación.

gran señal de la figura 6.7, obteniéndose los diagramas de Bode de la figura 6.8. Como se puede ver, éstos coinciden con los obtenidos a partir de las expresiones teóricas de la figura 6.6.

6.1.1.2 Impedancias de entrada del post-regulador reductor de dos entradas con el control modo tensión.

En este caso, utilizaremos el modelo de pequeña señal con el control modo tensión obtenido en el capítulo 3 que se muestra en la figura 6.9. Los datos utilizados para el cálculo de la impedancias de entrada son los utilizados en el diseño del lazo del convertidor en el capítulo 3.

Mediante las siguientes ecuaciones obtenidas del modelo de pequeña señal de la figura 6.9 obtenemos la impedancia de la entrada v_1 del convertidor:

$$\hat{i}_1 = \frac{V_{OSR}}{R} \cdot \hat{d} + \hat{i} \cdot D \tag{6.19}$$

$$\hat{i} = \frac{\hat{v}_1 \cdot D + (V_1 - V_2) \cdot \hat{d} - \hat{v}_{OSR}}{s \cdot L_{TB}} \tag{6.20}$$

$$\hat{d} = \frac{-\hat{v}_{OSR} \cdot \beta \cdot A_v(s)}{V_m} \tag{6.21}$$

$$A_{u_{SR1}}(s) = \left. \frac{\hat{v}_{OSR}}{\hat{v}_1} \right|_{\substack{\hat{v}_2 = 0 \\ \hat{v}_{ref} = 0}} \tag{6.22}$$

Realizando el mismo tipo de análisis que en los casos anteriores, se obtiene la siguiente expresión para la impedancia de entrada $Z_{E1}(s)$.

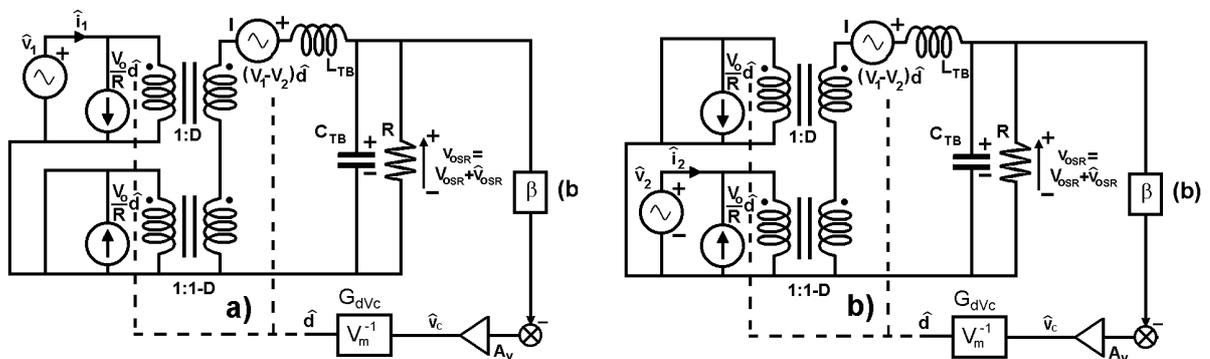


Figura 6.9. Modelo de pequeña señal del post-regulador reductor de dos entradas con el control modo tensión.

$$Z_{E1}(s) = \frac{1}{D - \left(1 + \frac{(V_1 - V_2) \cdot \beta \cdot A_v(s)}{V_m}\right) \cdot Au_{SR1}(s)} - \frac{V_{OSR} \cdot \beta \cdot A_v(s) \cdot Au_{SR1}(s)}{R \cdot V_m} \quad (6.23)$$

Para obtener la impedancia de la entrada v_2 utilizaremos la ecuación (6.21) y las siguientes ecuaciones, obteniéndose la expresión (6.27).

$$\hat{i}_2 = -\frac{V_{OSR}}{R} \cdot \hat{d} + \hat{i} \cdot D \quad (6.24)$$

$$\hat{i} = \frac{\hat{v}_2 \cdot (1-D) + (V_1 - V_2) \cdot \hat{d} - \hat{v}_{OSR}}{S \cdot L_{TB}} \quad (6.25)$$

$$Au_{SR2}(s) = \frac{\hat{v}_{OSR}}{\hat{v}_2} \left| \begin{array}{l} \hat{v}_1 = 0 \\ \hat{v}_{ref} = 0 \end{array} \right. \quad (6.26)$$

$$Z_{E2}(s) = \frac{1}{1-D - \left(1 + \frac{(V_1 - V_2) \cdot \beta \cdot A_v(s)}{V_m}\right) \cdot Au_{SR2}(s)} + \frac{V_{OSR} \cdot \beta \cdot A_v(s) \cdot Au_{SR2}(s)}{R \cdot V_m} \quad (6.10)$$

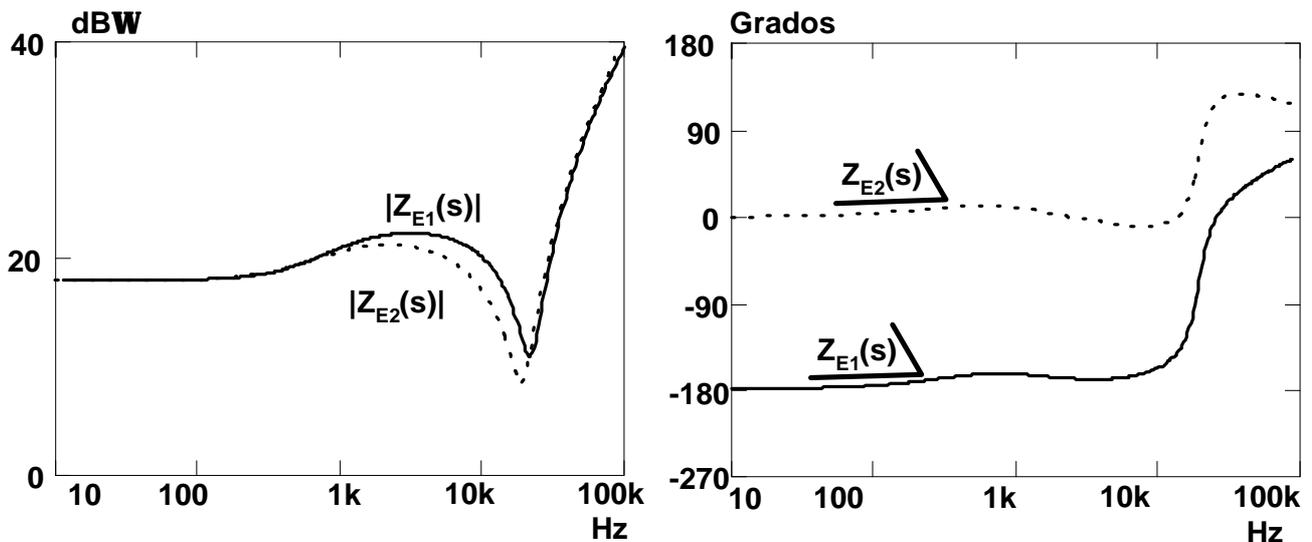


Figura 6.10. Diagramas de Bode de las impedancias de entrada del post-regulador obtenidos mediante el análisis teórico.

En la figura 6.10 se han representado un ejemplo de los diagramas los diagramas de Bode de las impedancias de entrada del post-regulador obtenidos mediante el análisis teórico, y en la figura 6.12 se han representado las misma impedancias obtenidas mediante la simulación del modelo de gran señal de la figura 6.11.

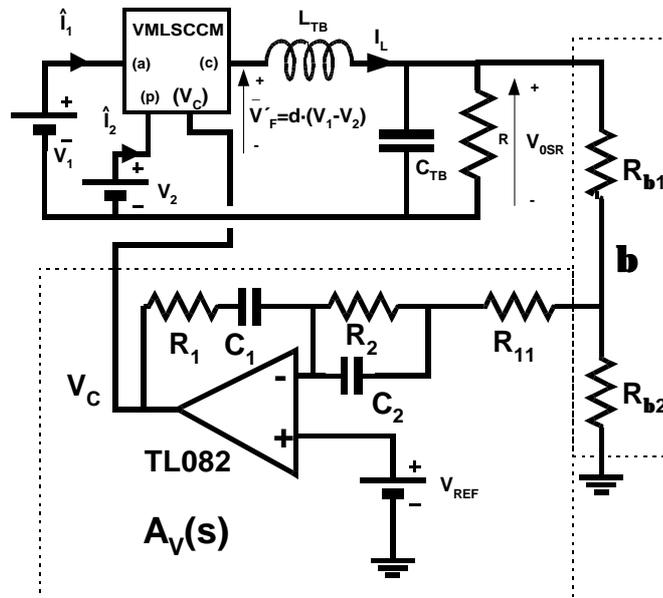


Figura 6.11. Modelo de gran señal del post-regulador reductor de dos entradas con el control modo tensión.

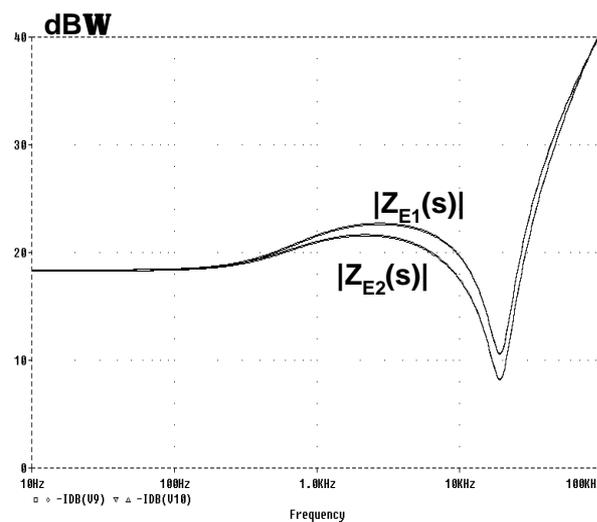


Figura 6.12. Diagramas de Bode de las impedancias de entrada del post-regulador obtenidos mediante la simulación.

6.1.1.3. Impedancias de entrada del post-regulador reductor de dos entradas con el control de corriente de pico.

Para obtener las impedancias de entrada del convertidor, se va a utilizar el modelo de parámetros y obtenido en el capítulo 5, ver figura 6.13.

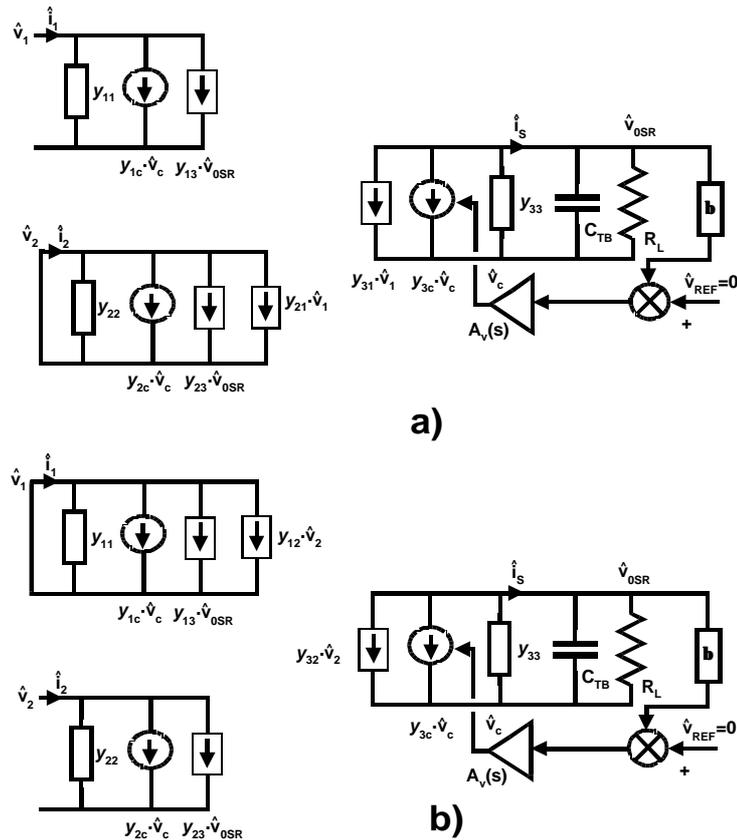


Figura 6.13. Modelo de parámetros "y" del post-regulador de dos entradas con el control modo corriente de pico para obtener con a) $Z_{E1}(s)$ y b) $Z_{E2}(s)$.

Las impedancias de entrada del post-regulador son las expresadas en las ecuaciones (6.28) y (6.29).

$$Z_{E1}(s) = \frac{1}{y_{11}(s) + Au_{SR1}(s) \cdot (y_{13}(s) - A_v(s) \cdot \beta \cdot y_{1c}(s))} \quad (6.28)$$

$$Z_{E2}(s) = \frac{1}{y_{22}(s) + Au_{SR2}(s) \cdot (y_{23}(s) - A_v(s) \cdot \beta \cdot y_{2c}(s))} \quad (6.29)$$

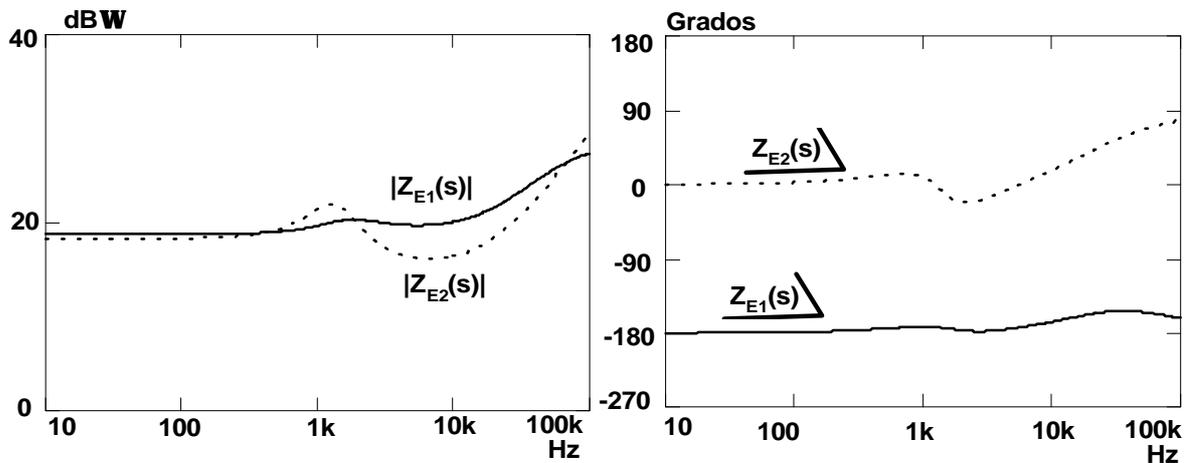


Figura 6.14. Diagramas de Bode de las impedancias de entrada del post-regulador obtenidos mediante el análisis teórico.

Un ejemplo de los diagramas de Bode de las impedancias de entrada del convertidor se han representado en la figura 6.14. En la figura 6.16 se han representado también los diagramas de Bode de la impedancias obtenidas mediante la simulación del circuito de la figura 6.15, obteniéndose una buena aproximación de los resultados por debajo de 10kHz.

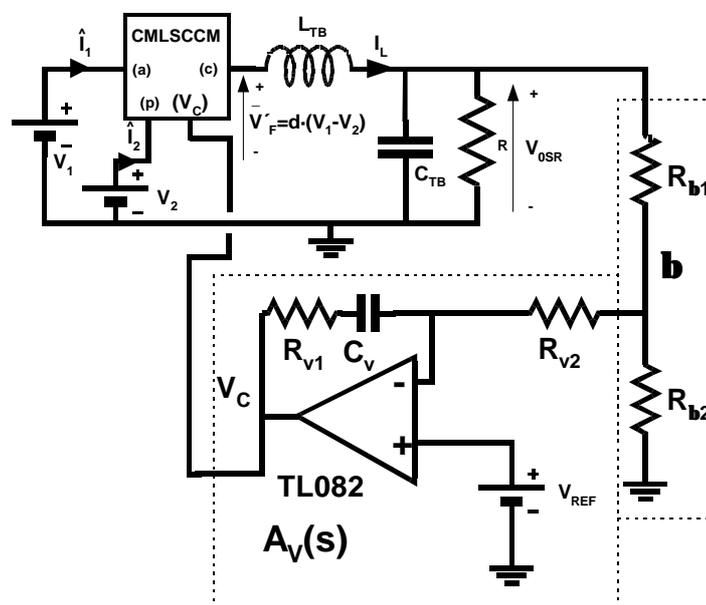


Figura 6.15. Modelo de gran señal del post-regulador reductor de dos entradas con el control modo tensión.

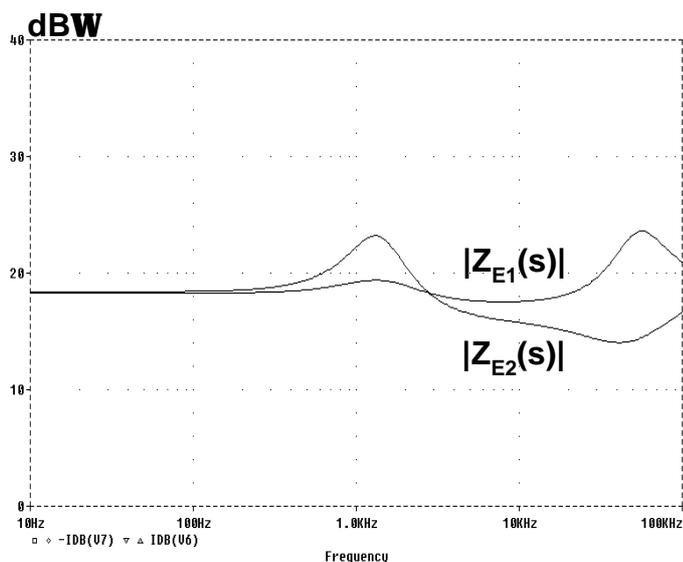


Figura 6.16. Diagramas de Bode de las impedancias de entrada del post-regulador obtenidos mediante la simulación.

6.1.1.4 Impedancia de salida del prerregulador de dos salidas.

El prerregulador o ER que se va a analizar es el convertidor de Retroceso o Flyback con dos salidas que se muestra en la figura 6.17.

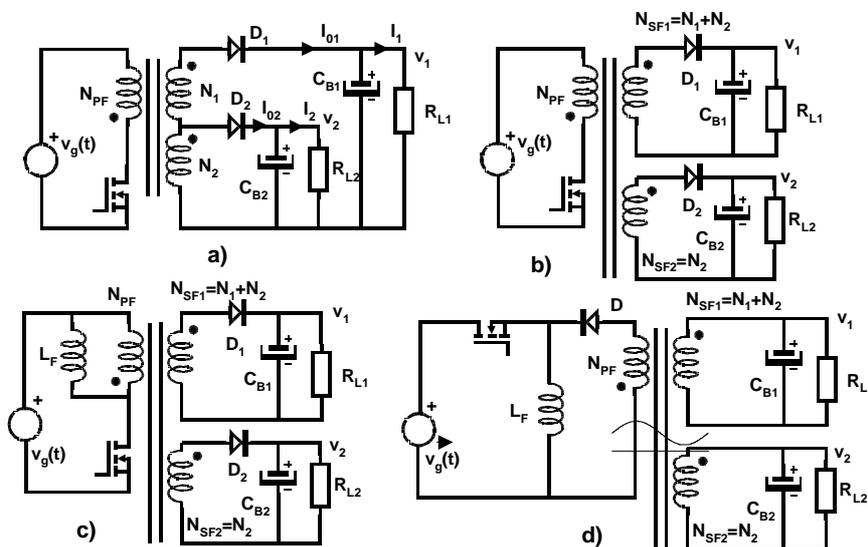


Figura 6.17. ER o pre-regulador de dos salidas tipo de Retroceso o Flyback. a) ER con dos salidas, b) con dos salidas independientes, c) y d) desarrollo para obtener el equivalente Elevador- Reductor con transformador de continua

Un análisis preliminar de las condiciones de estabilidad de la conexión en cascada del ER y del post-regulador, es decir, la relación entre los valores de las impedancias de salida del ER y las impedancias de entrada del post-regulador, nos lleva a las siguientes conclusiones:

- Dado que la impedancia de entrada $Z_{E2}(s)$ del post-regulador reductor de dos entradas no presenta una característica de resistencia negativa, como se observa en la figura 6.18, podemos descartar la aparición de problemas de estabilidad en la función $H_2(s)$ en la conexión entre etapas en la tensión V_2 .

- La peor condición de funcionamiento para la estabilidad se produce cuando el ciclo de trabajo en el post-regulador se aproxima mucho a la unidad, debido a que en esta situación la impedancia de entrada del post-regulador, $Z_{E1}(s)$, adquiere el mínimo valor posible (ver figura 6.18) pudiendo llegar a ser menor que la impedancia de salida del ER, $Z_{O1}(s)$. En esta situación la salida de V_1 es la que entrega toda la potencia a la salida, mientras que la salida de V_2 está prácticamente en vacío, por lo que podemos considerar para este análisis al ER como un convertidor de una única salida, V_1 .

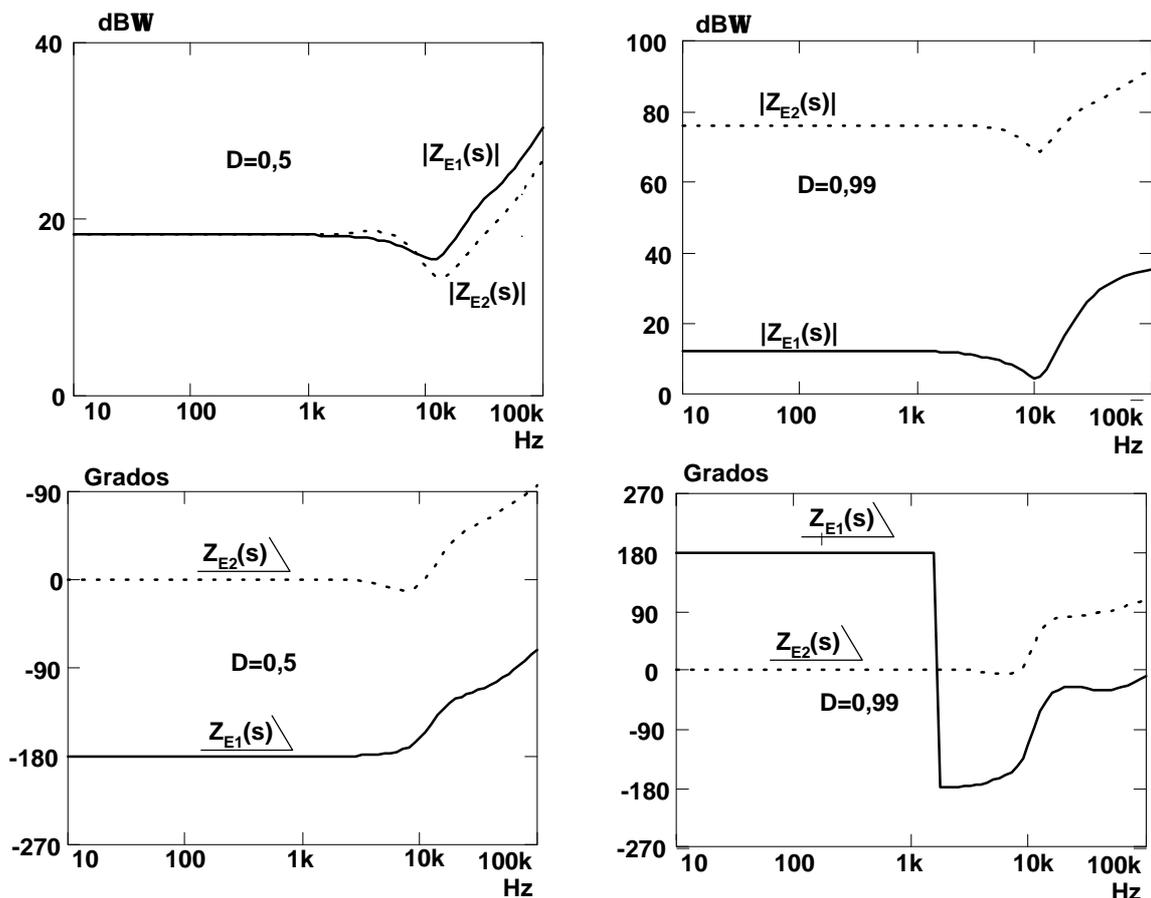


Figura 6.18. Diagramas de Bode de las impedancias de entrada del post-regulador $Z_{E1}(s)$ y $Z_{E2}(s)$ obtenidas mediante el análisis teórico.

En la figura 6.19a se muestra el equivalente de salida de un ER para la obtención de su impedancia de salida.

En este circuito C_B representa el efecto del condensador de la salida V_1 , C_{B1} , más el condensador de la salida V_2 , C_{B2} , reflejado en la salida V_1 . En la figura 6.17c se puede observar la influencia del condensador C_{B2} debido a la presencia del transformador. El valor de C_B se ha obtenido en la ecuación (6.30)

$$C_B = C_{B1} + C_{B2} \cdot \left(\frac{N_{SF2}}{N_{SF1}} \right)^2 \quad (6.30)$$

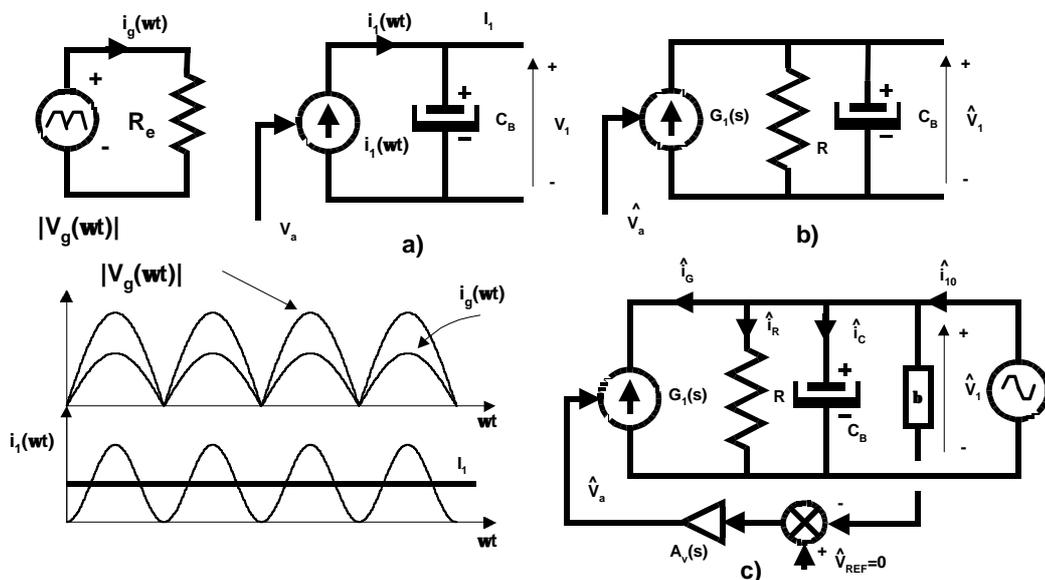


Figura 6.19. a) Equivalente de salida del ER para la salida V_1 . b) Modelo de pequeña señal el ER para la salida V_1 . c) Modelo de pequeña señal con el lazo de tensión para la obtención de la impedancia de salida.

Para la obtención del modelo de pequeña señal del ER se considera que el ancho de banda del lazo de corriente del ER es mucho mayor que el ancho de banda lazo de tensión, del orden de una a dos décadas. Por lo tanto, en el modelo de pequeña señal del ER, figura 6.19, se puede considerar ideal la fuente de corriente $G_1(s)$ en el rango de frecuencias correspondiente al ancho de banda del lazo de tensión del ER.

La potencia instantánea $P_g(\omega t)$ entregada por la fuente de entrada $V_g(\omega t)$ es la indicada en la ecuación (6.31):

$$P_g(\omega t) = V_g \cdot I_g \cdot \sin^2(\omega t) \quad (6.31)$$

Dicha potencia tiene que ser igual a la potencia de salida $P_1(\omega t)$, luego:

$$P_1(\omega t) = V_g \cdot I_g \cdot \text{sen}^2(\omega t) = V_1 \cdot i_1(\omega t) \quad (6.32)$$

De esta expresión se deduce que la corriente de salida $i_1(\omega t)$ es función también del seno al cuadrado:

$$i_1(\omega t) = \frac{V_g \cdot I_g \cdot \text{sen}^2(\omega t)}{V_1} \quad (6.33)$$

Promediando la corriente $i_1(\omega t)$ en un periodo de red, se obtiene la siguiente la expresión:

$$I_1 = \frac{V_g \cdot I_g}{2 \cdot V_1} = \frac{V_{gef} \cdot I_{gef}}{V_1} \quad (6.34)$$

donde V_{gef} e I_{gef} son los valores eficaces de la tensión y corriente de entrada respectivamente.

Se puede realizar el promediado de la corriente $i_1(\omega t)$ en un periodo de red debido a la presencia del condensador C_{B1} que es de valor elevado y por tanto es capaz de filtrar dicha frecuencia.

Si perturbamos la expresión (6.34) obtenemos la siguiente expresión:

$$\hat{I}_1 = \frac{V_g \cdot \hat{I}_g}{2 \cdot V_1} + \frac{\hat{V}_g \cdot I_g}{2 \cdot V_1} - \frac{V_g \cdot I_g}{2 \cdot V_1^2} \cdot \hat{V}_1 \quad (6.35)$$

Si consideramos que la tensión de entrada va a permanecer constante, es decir $\hat{V}_g = 0$, la expresión (6.35) se convierte en la expresión (6.36):

$$\hat{I}_1 = \frac{V_g \cdot \hat{I}_g}{2 \cdot V_1} - \frac{V_g \cdot I_g}{2 \cdot V_1^2} \cdot \hat{V}_1 \quad (6.36)$$

En un ER la corriente I_g es función de una tensión de control v_a . En un ER con control con multiplicador y con corrección de la influencia de la tensión de entrada (como ocurre con el circuito integrado UC3854) la expresión que relaciona ambas variables es la que se expresa en la ecuación (6.37). Como se observa en la expresión 6.37 la corriente I_g es inversamente proporcional a la tensión de entrada V_g .

$$I_g = \frac{K_x}{V_g} \cdot (V_a - 1,5) \quad (6.37)$$

Perturbando la expresión (6.37) y considerando V_g constante obtenemos:

$$\hat{I}_g = \frac{K_x}{V_g} \cdot \hat{v}_a \quad (6.38)$$

En donde K_x es la constante del multiplicador.

Sustituyendo las ecuaciones (6.37) y (6.38) en la ecuación (6.36) se obtiene la siguiente expresión:

$$\hat{I}_1 = \frac{K_x}{2 \cdot V_1} \cdot \hat{v}_a - \frac{K_x \cdot (V_a - 1,5)}{2 \cdot V_1^2} \cdot \hat{v}_1 = G_1(s) \cdot \hat{v}_a - \frac{\hat{v}_1}{R} \quad (6.39),$$

en donde R representa el cociente entre la tensión de salida V_1 y la corriente de salida I_1 .

La impedancia de salida se calcula obteniendo la corriente \hat{i}_{10} como suma de las corrientes \hat{i}_C por el condensador (se va a considerar que el condensador no es ideal inicialmente, es decir, es una impedancia $Z_{CB}(s)$), \hat{i}_R por la resistencia R e \hat{i}_g por la fuente de corriente, obteniéndose la siguiente expresión:

$$\hat{i}_{10} = \frac{\hat{v}_1}{Z_{CB}(s)} + \frac{\hat{v}_1}{R} - G_1(s) \cdot \hat{v}_a \quad (6.40)$$

Por observación de la figura 6.19c se obtiene la expresión que relaciona la tensión de salida con la tensión de control:

$$\hat{v}_a = -\hat{v}_1 \cdot \beta \cdot A_v(s) \quad (6.41)$$

En donde $A_v(s)$ es la función de transferencia del regulador del lazo de tensión.

A partir de las ecuaciones (6.40) y (6.41) se obtiene la impedancia de salida del ER como el cociente entre la tensión de salida \hat{v}_1 y la corriente de salida \hat{i}_{10} :

$$Z_{o1}(s) = (Z_{CB}(s) // R) \frac{1}{1 + \beta \cdot A_v(s) \cdot (Z_{CB}(s) // R) \cdot G_1(s)} \quad (6.42)$$

En la figura 6.20 se muestra el diagrama de Bode de la impedancia de salida $Z_{o1}(s)$ obtenida mediante la ecuación (6.42) y mediante simulación de un ejemplo de diseño. En la figura 6.21 se puede ver el modelo de gran señal utilizado para obtener la impedancia de salida por simulación. En este modelo de gran señal se ha utilizado como tensión de entrada una tensión continua de amplitud el valor eficaz de la tensión de entrada, V_{gef} . Se ha utilizado dicho valor ya que estamos trabajando en todo momento con la corriente I_1 promediada durante el periodo

de red (ec. 6.34). En la figura 6.20 se puede observar que existe un máximo en la impedancia de salida del ER entre 0,1Hz y 1 kHz. En este margen de frecuencias es en donde se pueden producir los problemas de estabilidad en la adaptación de las impedancias.

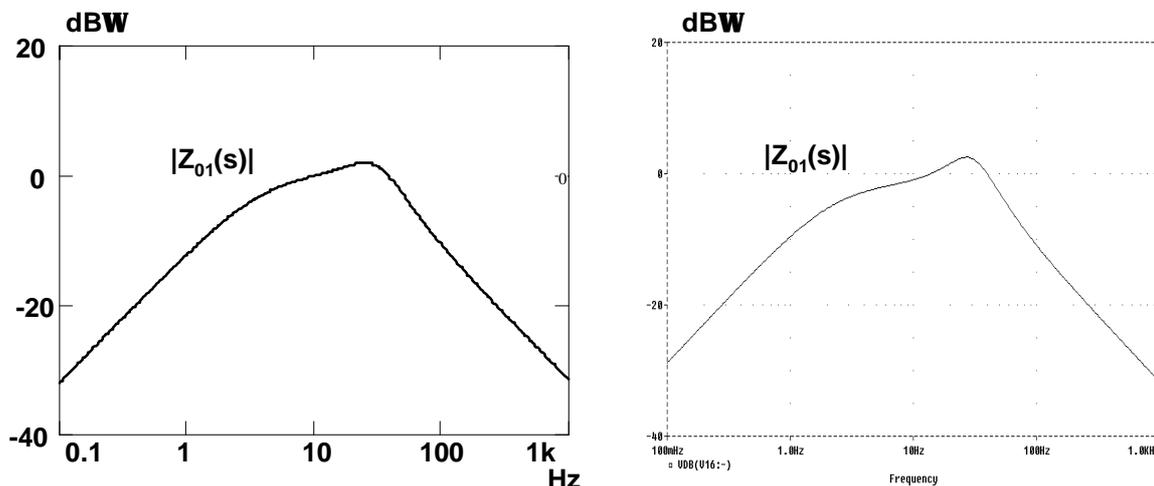


Figura 6.20. Diagrama de Bode de la impedancia de salida $Z_{01}(s)$ obtenida a) mediante el modelo de pequeña señal y b) mediante la simulación del modelo de gran señal.

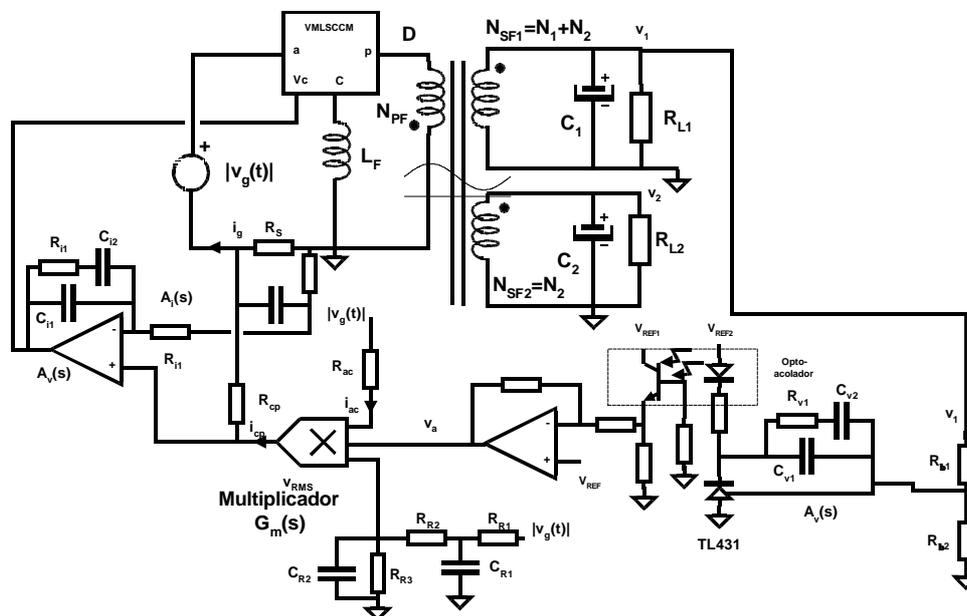


Figura 6.21. Modelo de gran señal del ER con el control de corriente promediada con multiplicador.

6.1.1.5. Análisis de la estabilidad.

Una vez obtenidas las impedancias de salida del ER y de entrada del post-regulador, procederemos al análisis de la estabilidad de la conexión de ambas etapas en función de los condensadores de almacenamiento de energía C_{B1} y C_{B2} , cuyo efecto se encuentra integrado dentro del condensador equivalente C_B . En este análisis procederemos a modificar el valor de dichos condensadores, inicialmente altos al haber sido seleccionados con el criterio correspondiente a que se respete un determinado tiempo de mantenimiento o *Hold-up time*, para comprobar si con algún valor el sistema puede tener problemas de estabilidad.

Para el análisis se va a utilizar las funciones $H_1(s, \omega t)$ y $H_2(s, \omega t)$, obtenidas de las ecuaciones (6.3) y (6.4) respectivamente. El análisis que se va a realizar para el control de corriente promediada se puede ampliar a los otros modos de control, ya que se ha podido comprobar que para el rango de frecuencias para en el cual puede haber problemas de adaptación (de 0,1 Hz a 1 kHz) la impedancia de entrada en todos ellos es la misma y constante, $Z_{E1}(s) = -R_{E1}$ y $Z_{E2}(s) = R_{E2}$.

$$H_1(s, \omega t) = \frac{Z_{01}(s, \omega t)}{Z_{E1}(s)} \quad (6.43)$$

$$H_2(s, \omega t) = \frac{Z_{02}(s, \omega t)}{Z_{E2}(s)} \quad (6.44)$$

siendo:

$$R_{E1} = \frac{R}{D^2} \cdot \frac{(V_{0SR} - V_2)}{V_{0SR}} = \frac{R}{D} \cdot \frac{(V_1 - V_2)}{V_{0SR}} \quad (6.45)$$

$$R_{E2} = \frac{R}{D'^2} \cdot \frac{(V_{0SR} - V_2)}{V_{0SR}} \cdot \frac{D'}{D} = \frac{R}{D'} \cdot \frac{(V_1 - V_2)}{V_{0SR}} \quad (6.46)$$

Según las ecuaciones (6.45) y (6.46), para un ejemplo con $V_1 = 62V$, $V_2 = 47V$ y $V_{0SR} = 54.5V$, las resistencias $R_{E1} = R_{E2} = 8.17 \Omega$ en el rango de frecuencias [0,1 Hz, 1 kHz]. El valor de $Z_{E1}(s)$ disminuye y el de $Z_{E2}(s)$ aumenta cuando disminuimos el valor de V_1 manteniendo constante la diferencia entre las tensiones de entrada V_1 y V_2 , según se expresa en las ecuaciones (6.45) y (6.46). Por lo tanto, estas impedancias tendrán el mismo valor en el caso de que $D = D'$, es decir para $D = 0,5$. En el caso en que $D > 0,5$, $R_{E1} < R_{E2}$ y para $D < 0,5$, $R_{E1} > R_{E2}$. Como se mencionó previamente, el peor el caso se da cuando $D \approx 1$, es decir cuando el valor de $Z_{E1}(s)$ es mínimo.

Del análisis de la función de transferencia $H_1(s, \omega t)$ obtenemos el diagrama de Bode de amplitud y fase de las figuras 6.22. Dicha función de transferencia se han obtenido con $C_{B1} = C_{B2} = 3900 \mu\text{F}$.

Como se puede comprobar en la figura 6.22, el diagrama de Bode no supera en ningún caso el valor de 0 dB por lo que sistema será estable.

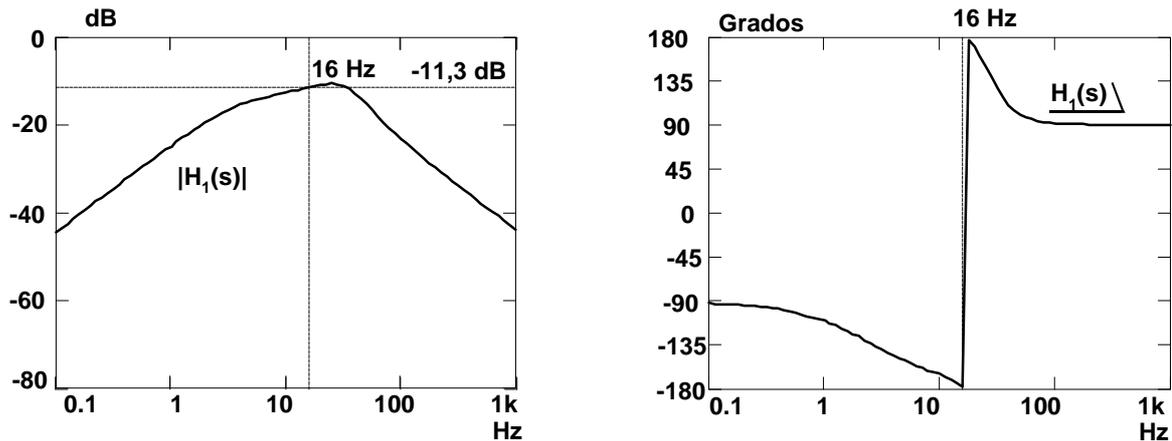


Figura 6.22. Diagramas de Bode de amplitud y fase de $H_1(s)$.

Para corroborar que el sistema es estable en los puntos indicados anteriormente se ha realizado la simulación temporal en el programa Pspice del conjunto del sistema, prerregulador *Flyback* y post-regulador reductor de dos entradas, cuyo esquema se muestra en la figura 6.23, utilizando el modelo de interruptores promediados o modelo de gran señal. Los resultados que se han obtenido nos confirman que el sistema es estable. En la figura 6.24a se muestra la corriente y tensión de entrada de red, y en la figura 6.24b se muestran las tensiones de salida del prerregulador no observándose ningún punto de inestabilidad. En la figura 6.25 se muestra la tensión de salida del post-regulador y la corriente por la bobina del filtro de salida, no observándose tampoco ninguna forma de inestabilidad.

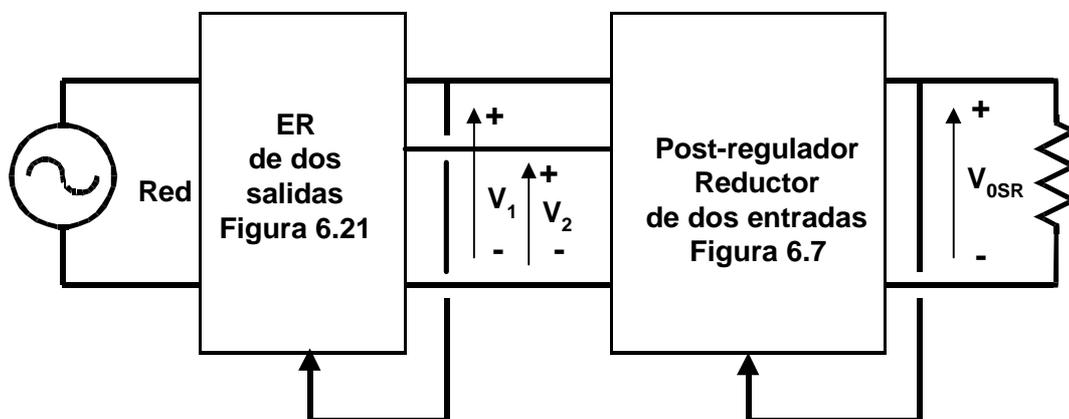


Figura 6.23. Modelo de gran señal del prerregulador *Flyback* y post-regulador reductor de dos entradas utilizado para la simulación.

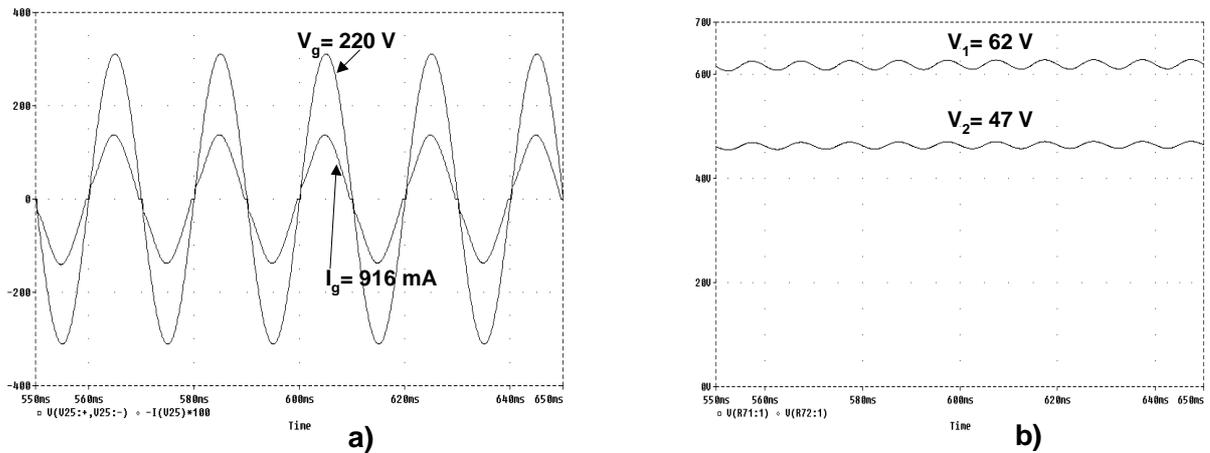


Figura 6.24. Formas de onda en el prerregulador. a) Tensión y corriente de Red. b) Tensiones de salida del V_1 y V_2 .

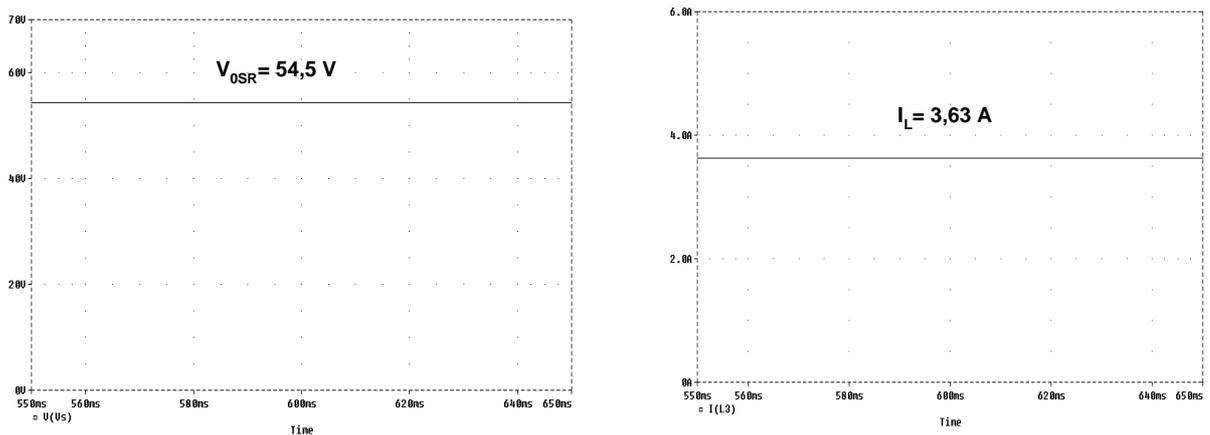


Figura 6.25. Formas de onda del post-regulador. Tensión de salida V_{0SR} y corriente en la bobina de filtro i_L del post-regulador.

A continuación se va a estudiar el efecto de la variación de los condensadores de almacenamiento de energía C_1 y C_2 sobre la estabilidad del sistema. Dicho análisis se va a realizar considerando que el ancho de banda del lazo de tensión va a permanecer constante, por lo que será necesario rediseñar el lazo de tensión cada vez que modifiquemos el valor de C_{B1} y C_{B2} . De este rediseño obtendremos el nuevo regulador del lazo de tensión $A_v(s)$. Si modificamos el valor de los mencionados condensadores a un valor diez veces mayor, $C_1=C_2=39.000 \mu\text{F}$, conseguimos disminuir la impedancia de salida del prerregulador (figura 6.26a) y por lo tanto se garantiza la estabilidad de la cadena convertora. Si en lugar de aumentar el valor de dichos condensadores los disminuimos ($C_{B1}=C_{B2}=1000\mu\text{F}$) nos acercamos al límite de la estabilidad como se muestra en el diagrama de Bode de $H_1(s)$ (figura 6.26b).

La disminución del valor de los condensadores almacenadores de energía va a provocar el aumento del rizado de las tensiones de salida V_1 y V_2 , y además un aumento de la sobretensión

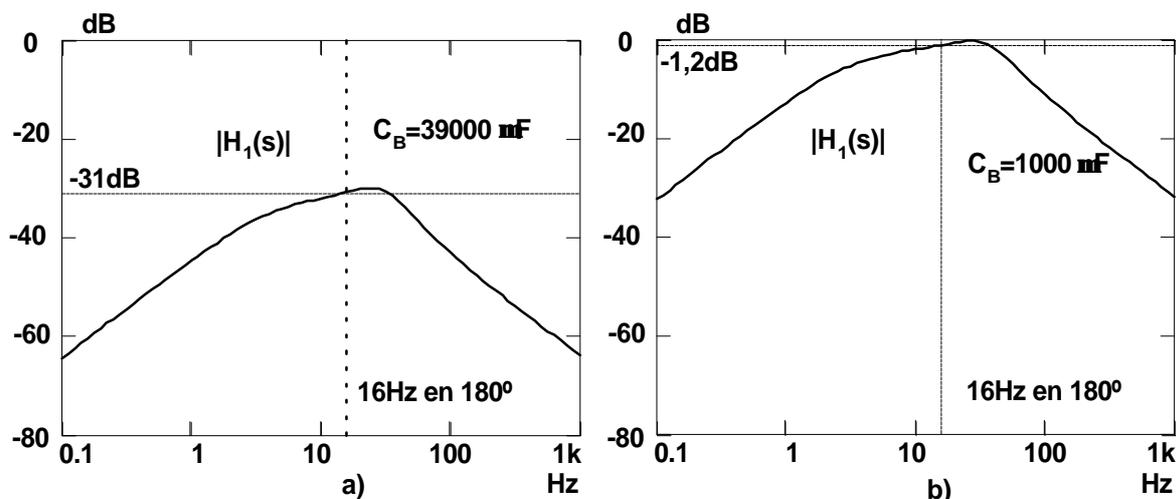


Figura 6.26. Diagrama de Bode de $H_1(s)$.

cuando se produce un cambio brusco de la carga. El aumento de la sobretensión es debido a que fijando el ancho de banda del lazo de tensión y una cierta pendiente en la variación de la carga, el valor de la sobretensión es inversamente proporcional al valor del condensador de filtro, como se verá en apartados posteriores.

Para que el post-regulador funcione correctamente, la tensión de salida V_1 (suma de su valor medio V_1 , del rizado $\Delta V_{R1} = \Delta V_R$ y la sobre-oscilación $\Delta V_{P1} = \Delta V_P$) del ER tiene que ser en todo momento mayor que la tensión de salida del post-regulador V_{OSR} , y la tensión de salida V_2 (suma de su valor medio V_2 , del rizado $\Delta V_{R2} = \Delta V_R$ y de la sobre-oscilación $\Delta V_{P2} = \Delta V_P$) del ER tiene que ser en todo momento menor que la tensión de salida del post-regulador V_{OSR} , como se comentó en el capítulo 2 (figura 6.27). Debido a esta limitación es necesario modificar el ancho de banda del lazo de tensión con el fin de limitar las oscilaciones de las tensiones V_1 y V_2 . Si se disminuye el valor de los condensadores de almacenamiento de energía habrá que aumentar el ancho de banda del lazo de tensión del ER.

Para calcular el valor del ancho de banda del lazo de tensión del ER se utilizará la expresión (6.47), en donde ΔV es el margen de tensión permitido entre el valor mínimo de V_1 o máximo de V_2 y la tensión de salida del post-regulador V_{OSR} . Para el prototipo se ha considerado $\Delta V = 2,5 \text{ V}$.

$$\Delta V_R + \Delta V_P + \Delta V = (V_1 - V_{OSR}) = (V_{OSR} - V_2) \quad (6.47)$$

El término ΔV_R para la salida 1 del ER, se puede expresar por la ecuación (6.48) siendo f_L es la frecuencia de red.

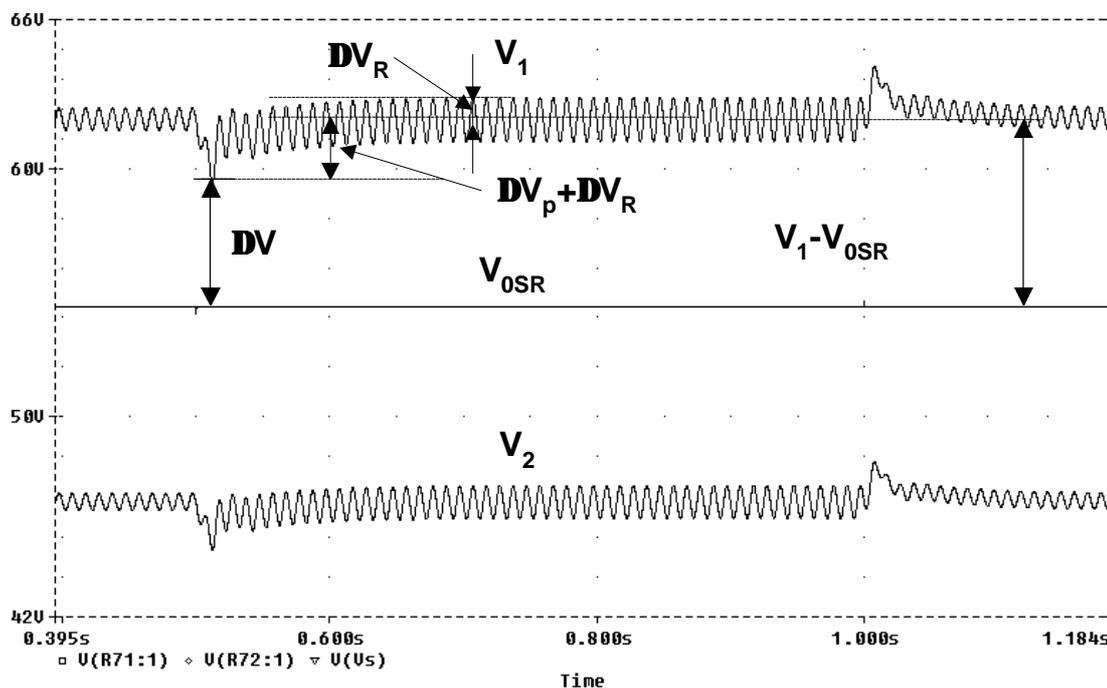


Figura 6.27. Formas de onda de la tensión de salida del ER V_1 y V_2 respecto a la tensión de salida del post-regulador V_{0SR} ante una cambio brusco de la carga.

$$\Delta V_R = \frac{I_{0SR} \cdot D}{C_{BI} \cdot 2 \cdot f_L \cdot 2 \cdot \pi} \quad (6.48)$$

Para obtener la amplitud de ΔV_P se considera que:

- La variación de la carga en la salida del post-regulador se transmite a las entradas de este con la dinámica del post-regulador, que es mucho más rápida que la del ER.

- Que la variación de carga en la salida del post-regulador es de media carga ($I_{0SRmax}/2$) a plena carga (I_{0SRmax}) o viceversa en un tiempo de 100 μs . Estas son condiciones de ensayo que vamos a considerar normalizadas

- Que el tiempo de respuesta del lazo de tensión del ER va a ser mucho mas lento que el tiempo de variación de la carga (figura 6.28).

Como se puede observar en la figura (6.28), la corriente I_{01} (que representa el valor medio de la corriente de salida del ER $i_1(\omega t)$ promediada en medio periodo de red, como se observa en al figura 6.19, que en régimen permanente tiene que coincidir con la corriente por la carga I_1) va a tardar un cierto tiempo en alcanzar el valor que determina la carga, $I_{0SRmax} \cdot D$, y volver a regular la tensión de salida. Durante este tiempo se va a producir la sobre-oscilación en la tensión de salida. El tiempo t_p es proporcional al ancho de banda del lazo de tensión f_{vi} . Para un

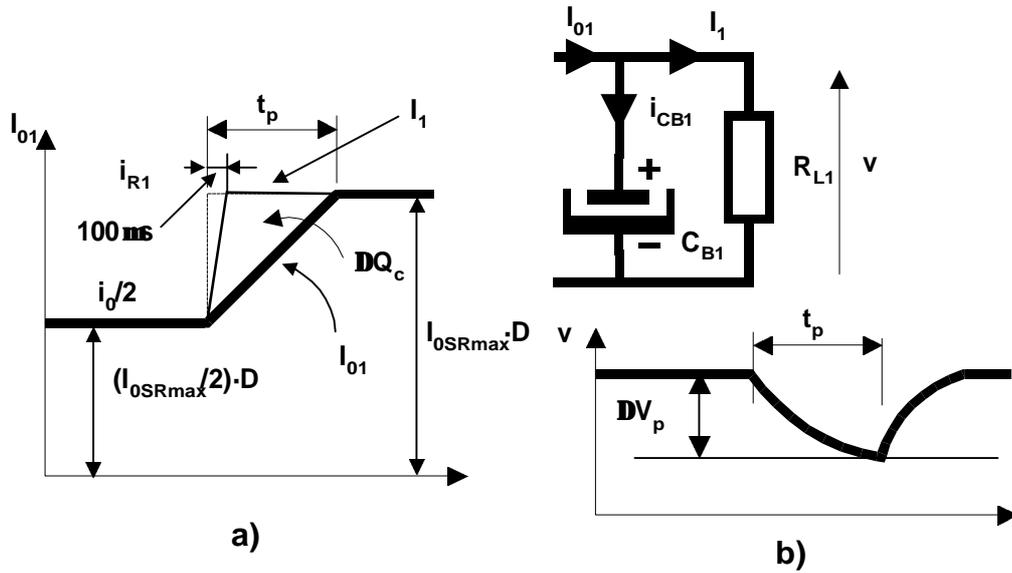


Figura 6.28. a) Variación de la corriente en la carga y de la corriente de salida del ER ante un escalón de carga. b) Variación de la tensión de salida del ER ante una escalón de carga. El tiempo de subida del lazo de tensión definido por un sistema de primer orden sobreamortiguado, como es el caso del lazo de tensión del ER, el tiempo t_p , se define según la expresión (6.49) [15].

$$t_p = \frac{4}{2 \cdot \pi \cdot f_{vi}} \quad (6.49)$$

El área encerrada entre las variaciones de las corrientes I_{01} e I_1 determina la amplitud de la sobre-oscilación expresada en la ecuación (6.51). Esta expresión se obtiene a partir de la expresión $\Delta Q_c = C_{B1} \cdot \Delta V_p$.

$$\Delta Q_c = \frac{4}{f_{vi} \cdot 2 \cdot \pi} \cdot \frac{I_{0SRmax} \cdot D}{2} \cdot \frac{1}{2} \quad (6.50)$$

$$\Delta V_p = \frac{I_{0SRmax} \cdot D}{C_{B1} \cdot f_{vi} \cdot 2 \cdot \pi} \quad (6.51)$$

Como se puede observar en la expresión (6.51), la amplitud de la sobre-oscilación es función del valor del condensador de almacenamiento de energía C_{B1} , de la frecuencia de corte del lazo de tensión f_{vi} , del valor de la corriente de salida I_{0SRmax} y del ciclo de trabajo D .

Sustituyendo la ecuación (6.48) y (6.51) en la ecuación (6.47) obtenemos la siguiente expresión.

$$\frac{I_{0SRmax} \cdot D}{C_{B1} \cdot f_{vi} \cdot 2 \cdot \pi} + \frac{I_{0SRmax} \cdot D}{C_{B1} \cdot 2 \cdot f_L \cdot 2 \cdot \pi} + \Delta V = V_1 - V_{0SR} \quad (6.52)$$

De donde podemos obtener el valor de f_{vi} , que es el ancho de banda del lazo de tensión del ER:

$$f_{vi} = \frac{2 \cdot f_L}{\frac{(V_1 - V_{0SR} - \Delta V)}{I_{0SRmax}} - 1} \cdot \frac{I_{0SRmax}}{C_{B1} \cdot 2 \cdot f_L \cdot 2 \cdot \pi} \quad (6.53)$$

El ancho de banda del lazo de tensión del ER necesario en el caso de $C_{B1} = 1000 \mu F$ es de $f_{vi} = 136 \text{ Hz}$. Con este valor el diagrama de Bode la figura 6.26b se transforma en el de la figura 6.29.

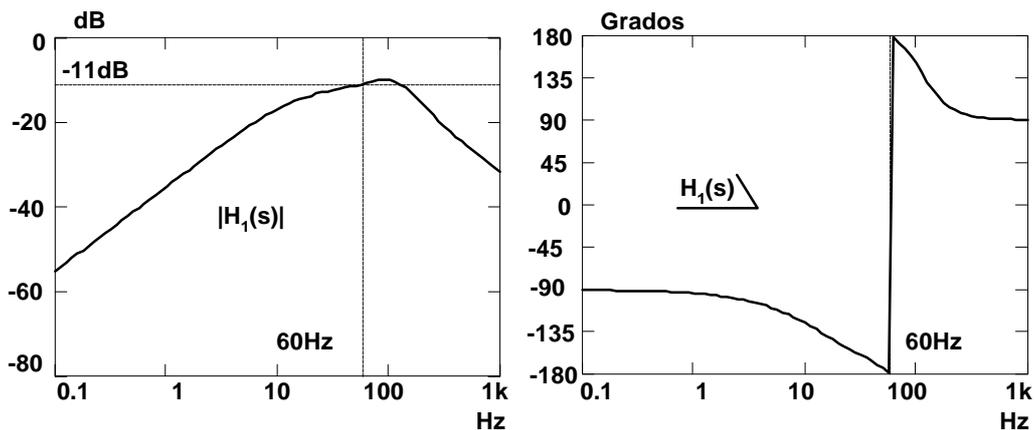


Figura 6.29. Diagrama de Bode de $H_1(s)$.

Como se puede observar en la figura 6.29, el sistema se aleja de los límites de la inestabilidad. Como inconveniente se tiene que el aumento del ancho de banda del lazo de tensión del ER va a distorsionar la forma de onda de la corriente de entrada, pudiendo ocurrir que a partir de un determinado valor de f_{vi} la forma de onda de la corriente no cumpla con la normativa de armónicos. Este estudio se va a realizar en el apartado 6.2.

Para comprobar que los resultados obtenidos son correctos se ha realizado la simulación de la etapa convertora con los valores indicados anteriormente. En la figura 6.30 se muestran los resultados obtenidos, las tensiones V_1 , V_2 , V_{0SR} , y la tensión y corriente de entrada del prerregulador, para $C_{B1} = C_{B2} = 1000 \mu F$. Como se puede comprobar, en la figura no se observa ninguna inestabilidad. También se puede comprobar en la figura que la variación de la tensión de salida del ER es aproximadamente la calculada.

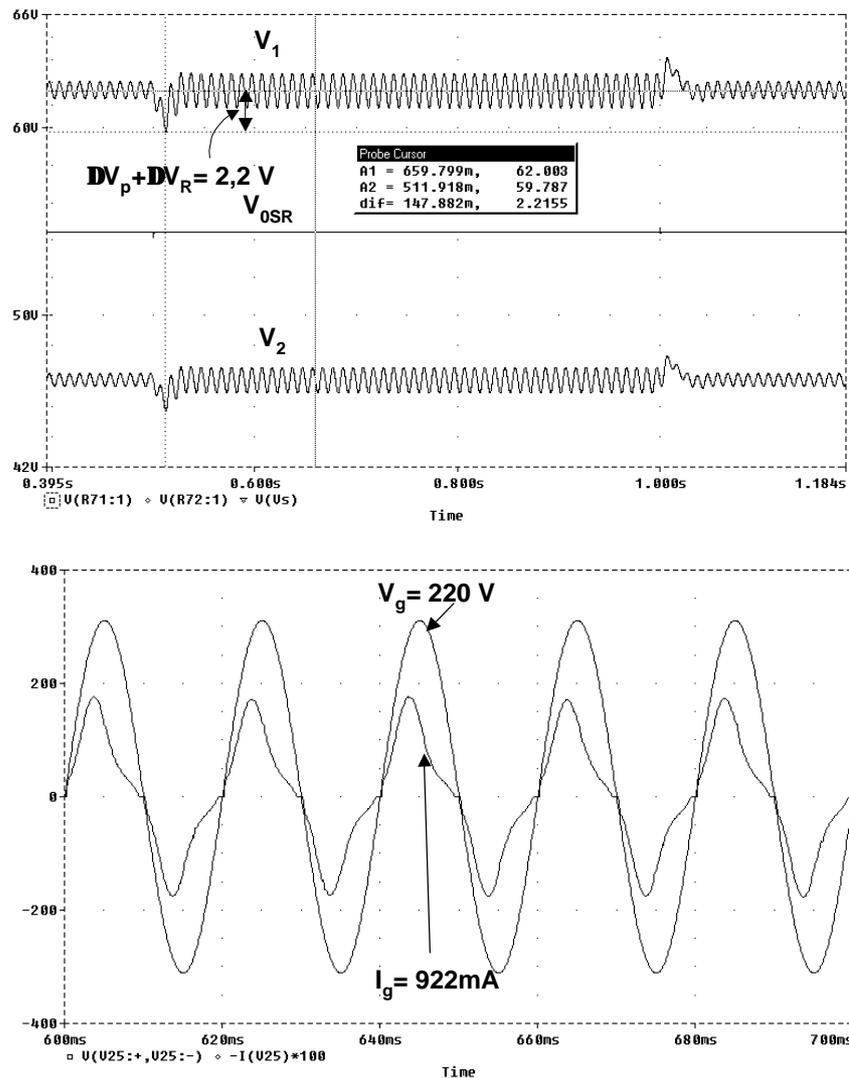


Figura 6.30. a) Forma de onda de las tensiones V_1 , V_2 y V_{OSR} . b) Tensión y corriente de entrada del ER.

6.1.2. Análisis de estabilidad entre el ER de Retroceso o *Flyback* y los post-reguladores conmutados serie Directo o *Forward* y Elevador.

En este apartado se va a analizar la relación entre la impedancia de salida del ER $Z_0(s)$ y la impedancia de entrada de los post reguladores $Z_E(s)$, así como la función de transferencia $H_0(s)$ definida en la ecuación (6.2), con el fin de determinar si la adaptación de impedancias puede generar problemas de estabilidad. En primer lugar obtendremos la impedancia de salida del ER, y a continuación obtendremos las impedancias de entrada de los post-reguladores conmutados serie con cada uno de los modos de control analizados en los capítulos previos. Por último se realizará el análisis de las impedancias.

6.1.2.1 Impedancia de salida del prerregulador de una salida.

En el anexo 11 se indican las características del prerregulador que se va a analizar. El valor del condensador almacenador de energía es:

- $C_{B0} = 5.600\mu\text{F}$
- $N_{PF} = 24$ número de espiras del primario del transformador.
- $N_{SF0} = 9$ número de espiras del secundario del transformador.

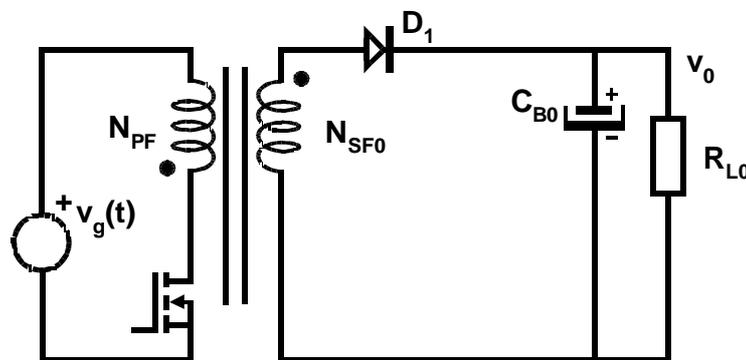


Figura 6.31. ER Flyback de una salida.

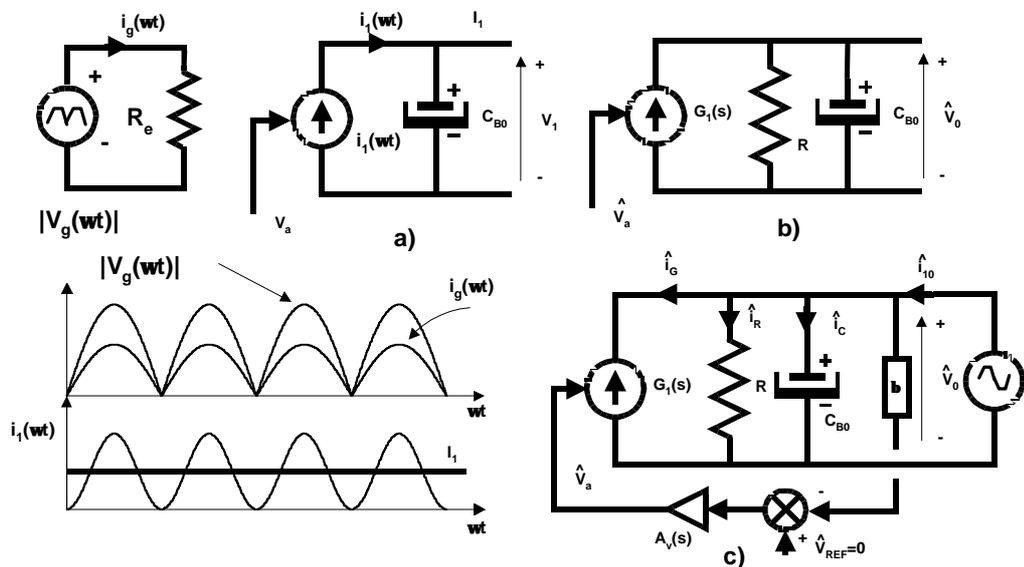


Figura 6.32. Modelo de pequeña señal del ER Flyback de una salida con los lazos de realimentación.

Con el valor de C_{B0} escogido obtendríamos un valor del rizado de la tensión de salida de 1,2V de pico. La capacidad vista desde el primario del transformador es la misma que en el

caso del ER de dos salidas. El ancho de banda $f_{vi} = 36$ Hz del lazo de tensión se ha escogido del mismo valor que el utilizado en el prerregulador de dos salidas.

El esquema del ER se muestra en la figura 6.31, siendo el modelo de pequeña señal el que se muestra en la figura 6.32c. Este modelo se ha obtenido de la misma forma que en el caso del ER basado en un convertidor de Retroceso o *Flyback* de dos salidas (figura 6.21). En el lazo de tensión habrá que modificar la red de realimentación β para obtener en la salida la tensión $V_0 = 47$ V. En la figura 6.33 se ha representado el modelo de gran señal utilizado para obtener la impedancia de salida mediante simulación.

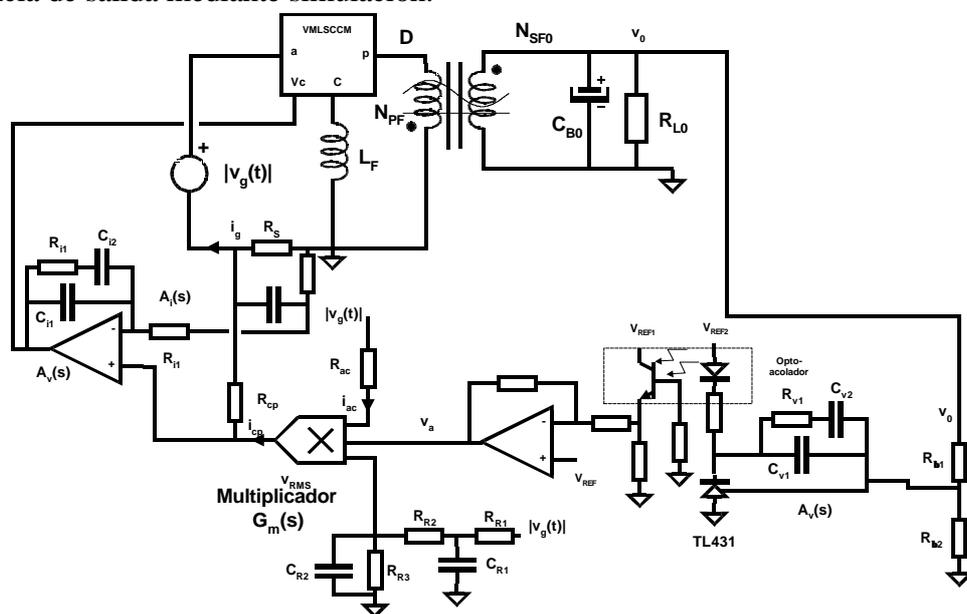


Figura 6.33. Modelo de gran señal del ER Flyback de una salida con los lazos de realimentación.

A partir del modelo de pequeña señal de la figura 6.32 se obtiene la expresión de la función de transferencia de la ecuación (6.54). Dicha función se ha representado en la figura 6.34. La misma función de transferencia obtenida mediante simulación se ha representado en la figura 6.35.

$$Z_{O1}(s) = (Z_{CB0}(s) // R) \frac{1}{1 + \beta \cdot A_v(s) \cdot (Z_{CB0}(s) // R) \cdot G_1(s)} \quad (6.54)$$

en donde $Z_{CB0}(s)$ es la impedancia del condensador, considerando que no es un condensador ideal y $G_1(s)$ es la función de transferencia entre la tensión de control \hat{v}_a y la corriente \hat{i}_g (ver figura 6.32), expresada por la siguiente ecuación:

$$G_1(s) = \frac{\hat{i}_g}{\hat{v}_a} = \frac{K_x}{2 \cdot V_0} \quad (6.55)$$

donde k_x es la constante del multiplicador.

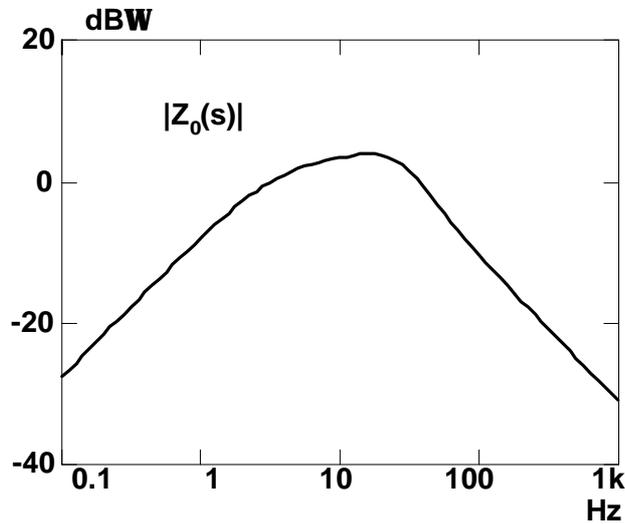


Figura 6.34. Diagrama de Bode de $Z_0(s)$ obtenida mediante el modelo de pequeña señal.

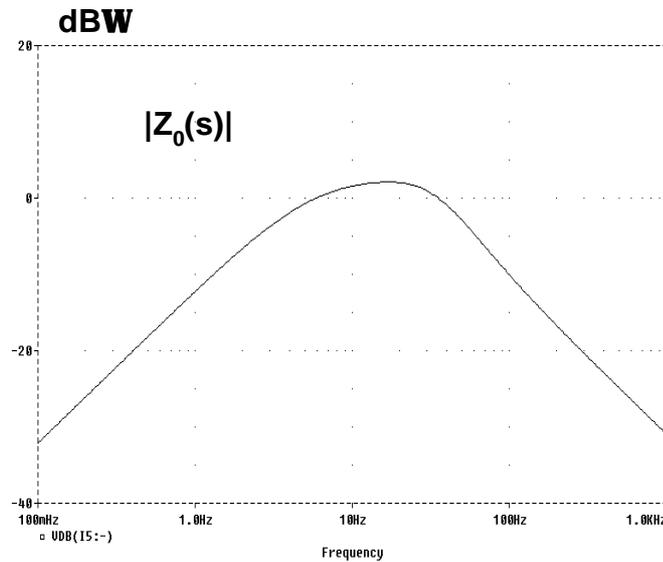


Figura 6.35. Diagrama de Bode de $Z_0(s)$ obtenida mediante simulación.

6.1.2.2 Impedancia de entrada del post-regulador conmutado serie Directo o *Forward*.

En este apartado se van a obtener las impedancias de entrada del post-regulador para cada uno de los modos de control utilizados, obteniéndose tres expresiones de $Z_E(s)$, cuya definición corresponde a la ecuación (6.56).

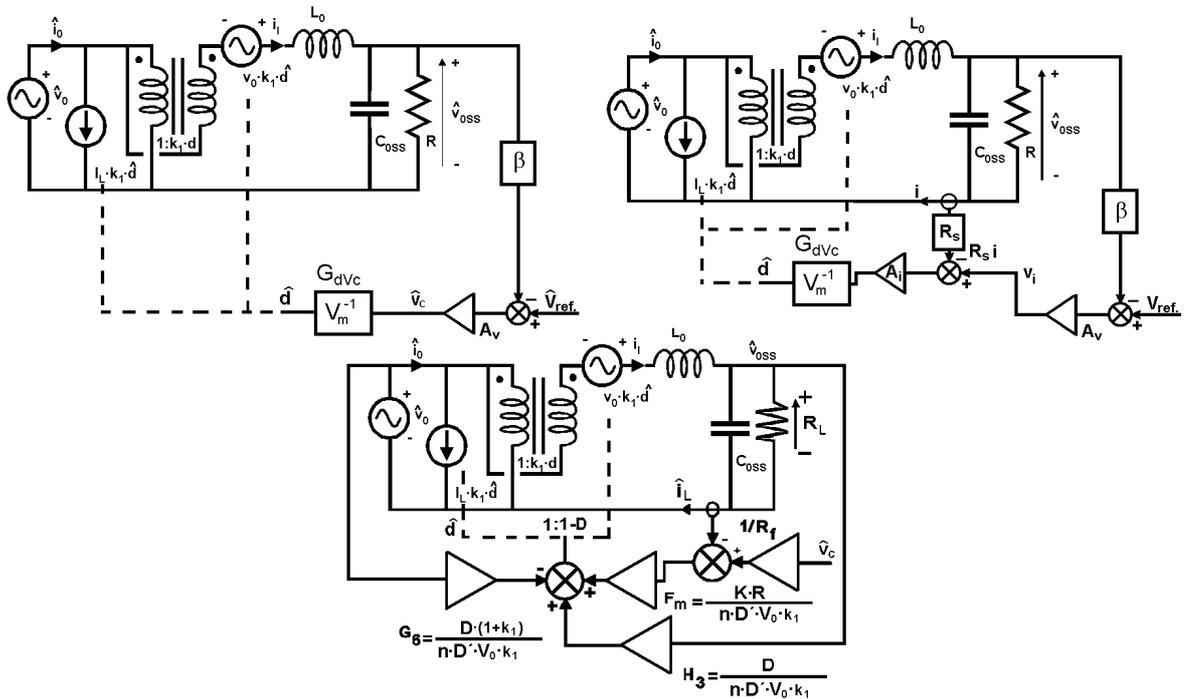


Figura 6.36. Modelo de pequeña señal del post-regulador conmutado serie Directo o Forward con a) control modo tensión, b) control modo corriente promediada y c) control modo corriente de pico

$$Z_E(s) = \frac{\hat{V}_0}{\hat{I}_0} \Big|_{\hat{V}_{ref} = 0} \quad (6.56)$$

En la figura 6.36 se muestra el modelo de pequeña señal del post-regulador con cada uno de los modos de control analizados en capítulos anteriores: control modo tensión, control modo corriente promediada y control modo corriente de pico.

De los modelos de pequeña señal de la figura 6.36 obtenemos las siguientes expresiones.

Para el control modo tensión:

$$Z_E(s) = \frac{1}{(1 + k_1 \cdot D) - Au_{ss}(s) \cdot \left(1 + \frac{V_0 \cdot k_1 \cdot \beta \cdot A_v(s)}{V_m} \right)} \cdot \frac{A_v(s) \cdot Au_{ss}(s) \cdot k_1 \cdot V_{oss}}{s \cdot L_0 \cdot V_m \cdot R} \quad (6.57)$$

Para el control modo corriente de pico:

$$Z_E(s) = \frac{1}{y_{22}(s) + Au_{ss}(s) \cdot (y_{23}(s) - y_{2c}(s) \cdot \beta \cdot A_v(s))} \quad (6.58)$$

Para el control modo corriente promediada:

$$Z_E(s) = \frac{1}{\left((1+k_1 \cdot D) - Au_{ss}(s) \cdot \left(1 + \frac{R_{eq}(s) \cdot \beta \cdot A_v(s)}{R_s} \right) \right) \cdot \left((1+k_1 \cdot D) - \frac{R_{eq}(s)}{R} \cdot \frac{V_{0SS}}{V_0} \right) \cdot \frac{R_{eq}(s) \cdot \beta \cdot A_v(s) \cdot Au_{ss}(s) \cdot V_{0SS}}{R \cdot R_s \cdot V_0}}{R_{eq}(s) \cdot \left(1 + \frac{s \cdot L_0}{R_{eq}(s)} \right)} \quad (6.59)$$

En cada caso se aplicarán las condiciones de diseño indicadas en los capítulos correspondientes al diseño y análisis de los modos de control, capítulos 3, 4 y 5 respectivamente para los modos de control mencionados previamente. Por otra parte R es el punto de funcionamiento de la carga conectada a la salida de los post-reguladores, que se va a considerar resistiva.

En las figuras 6.37a, 6.38a y 6.39a se han representado las impedancias de entrada obtenidas mediante las ecuaciones (6.57), (6.58) y (6.59), y en las figuras 6.37b, 6.38b y 6.39b las mismas impedancias obtenidas mediante la simulación del modelo de gran señal utilizado también en los capítulos previos para la obtención de otras funciones.

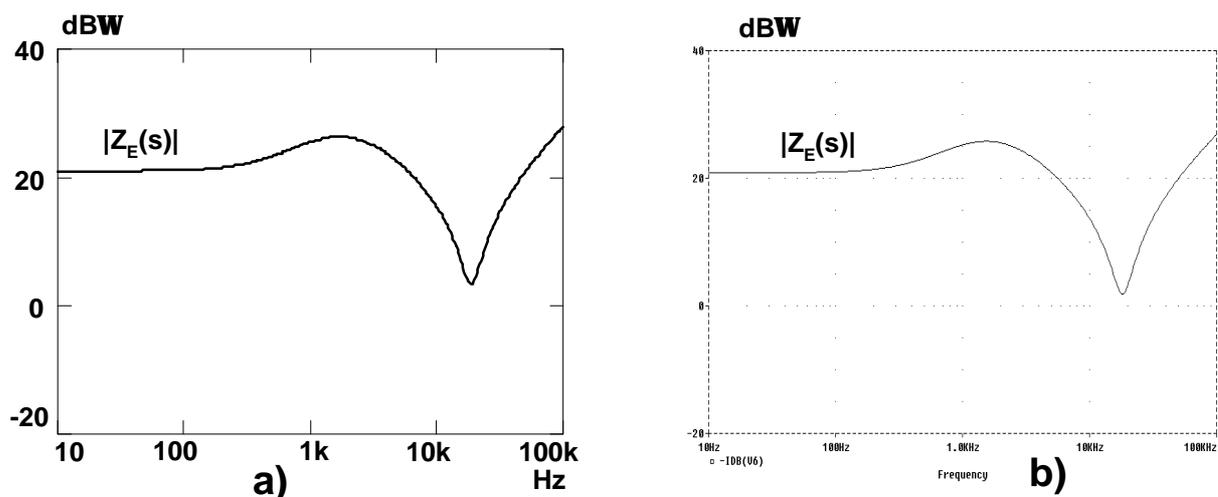


Figura 6.37. Impedancia de entrada del post-regulador conmutado serie Directo o Forward con el control modo tensión obtenida mediante a) el modelo de pequeña señal y b) la simulación.

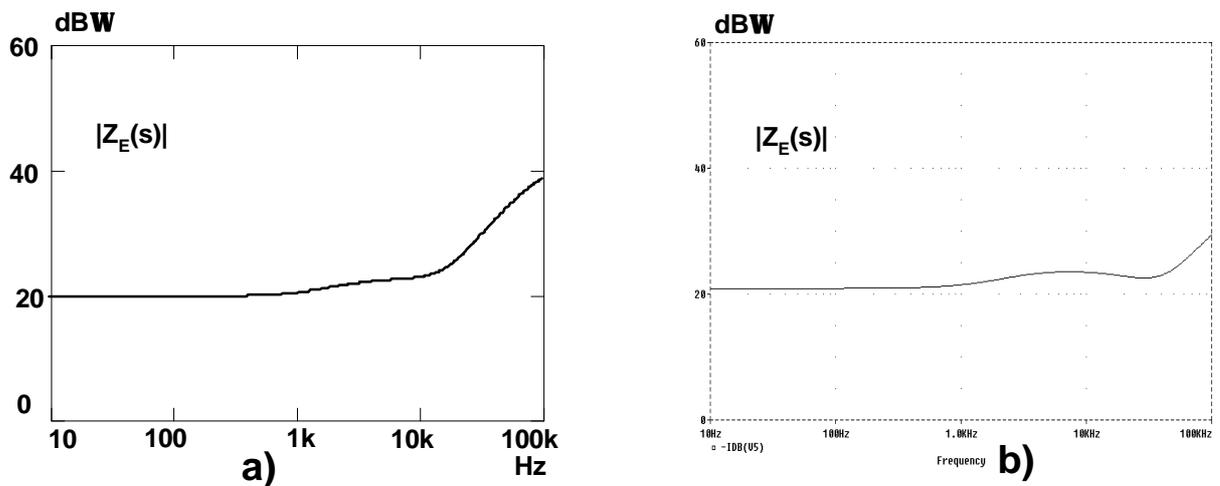


Figura 6.38. Impedancia de entrada del post-regulador conmutado serie Directo o Forward con el control modo corriente de pico obtenida mediante a) el modelo de pequeña señal y b) la simulación.

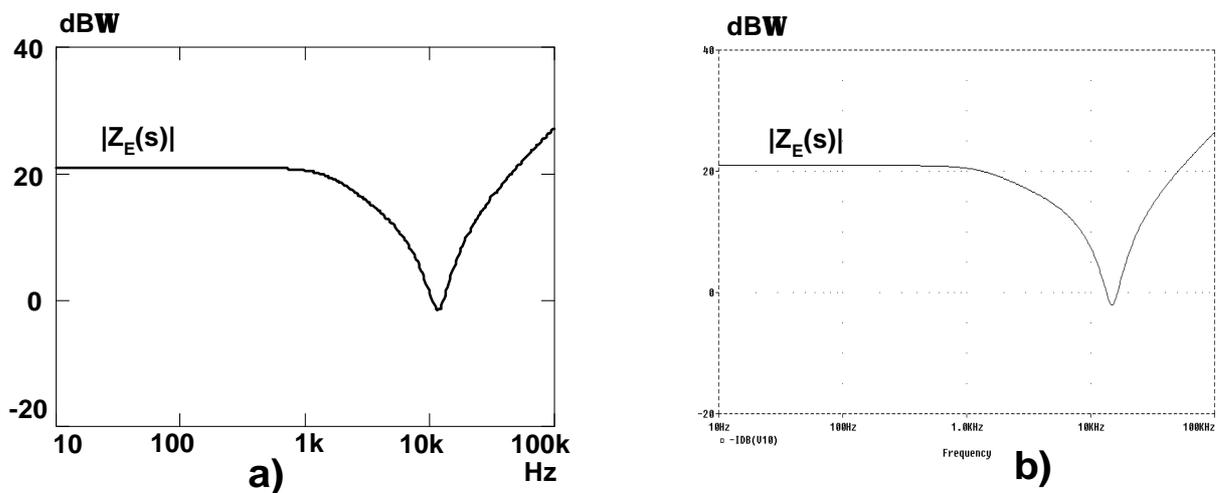


Figura 6.39. Impedancia de entrada del post-regulador conmutado serie Directo o Forward con el control modo corriente promediada obtenida mediante a) el modelo de pequeña señal y b) la simulación.

6.1.2.3 Impedancia de entrada del convertidor Elevador.

Como en el apartado anterior se obtendrá la impedancia de entrada del post-regulador para cada uno de los modos de control utilizados, obteniéndose tres expresiones $Z_E(s)$, cuya definición corresponde a la ecuación (6.56).

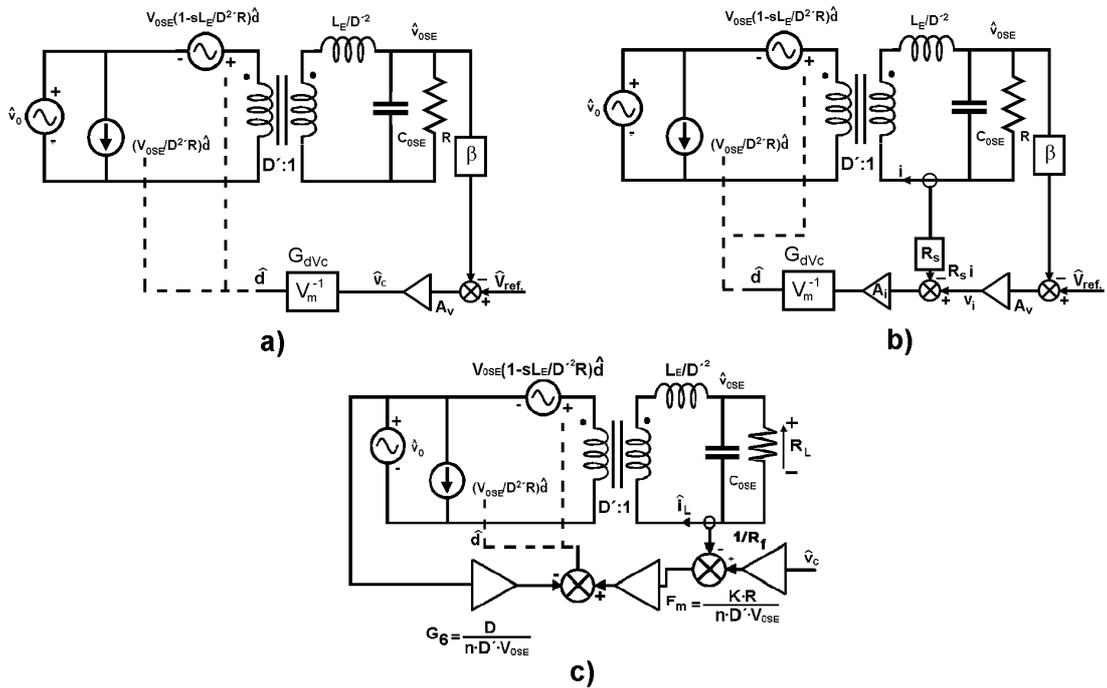


Figura 6.40. Modelo de pequeña señal del convertidor Elevador con a) control modo tensión, b) control modo corriente promediada y c) control modo corriente de pico

En la figura 6.40 se muestra el modelo de pequeña señal del post-regulador con cada uno de los modos de control analizados en capítulos anteriores: control modo tensión, control modo corriente promediada y control modo corriente de pico.

De los modelos de pequeña señal de la figura 6.40 obtenemos las siguientes expresiones.

Control modo tensión:

$$Z_E(s) = R \cdot D'^2 \cdot \frac{s \frac{L_E}{R \cdot D'^2}}{(1 - Au_{SE}(s) \cdot D') - \frac{V_{OSE} \cdot Au_{SE}(s) \cdot \beta \cdot A_v(s)}{V_m}} \quad (6.60)$$

Control modo corriente de pico:

$$Z_E(s) = \frac{1}{y_{22}(s) + Au_{SE}(s) \cdot (y_{23}(s) - y_{2c}(s) \cdot \beta \cdot A_v(s))} \quad (6.61)$$

Control modo corriente promediada en el diodo:

$$Z_E(s) = R \cdot D'^2 \cdot \frac{\left(1 - s \frac{L_E}{R \cdot D'^2}\right) \cdot \left(1 + \frac{Z(s)}{R_{eq}(s)}\right)}{\frac{R}{R_{eq}(s)} - \left(1 + \frac{\beta \cdot A_v(s) \cdot A_{uSE}(s) \cdot D' \cdot (Z(s) + R)}{R_s} \cdot \left(1 - s \frac{L_E}{R \cdot D'^2}\right)\right)} \quad (6.62)$$

Como en el caso del post-regulador conmutado serie Directo o *Forward*, en el convertidor Elevador utilizaremos las condiciones de diseño aplicadas a los post-reguladores en los capítulos 3, 4 y 5.

En las figuras 6.41a, 6.42a y 6.43a se han representado las impedancias de entrada obtenidas mediante las ecuaciones (6.60), (6.61) y (6.62), y en las figuras 6.41b, 6.42b y 6.43b las mismas impedancias obtenidas mediante la simulación del modelo de gran señal utilizado también en los capítulos previos para la obtención de otras funciones.

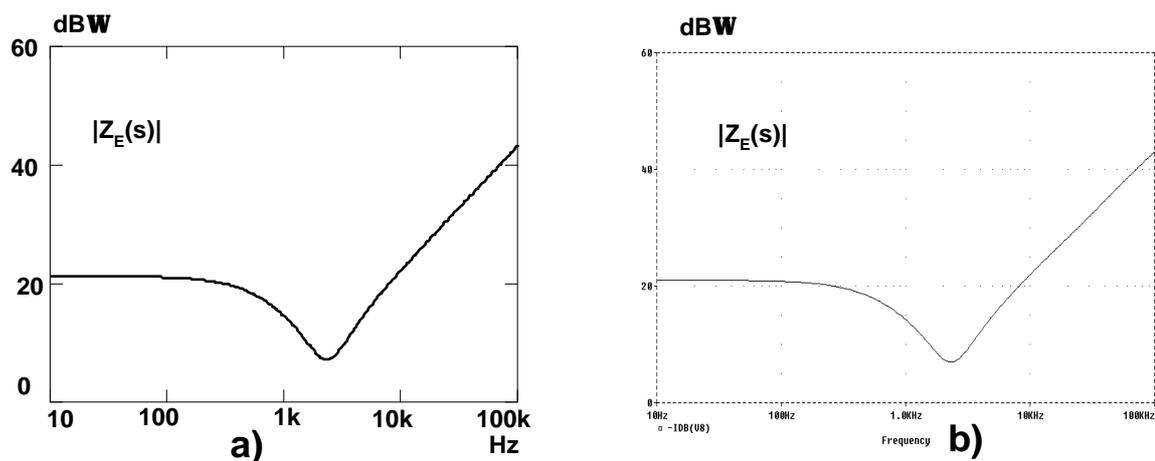


Figura 6.41. Impedancia de entrada del convertidor Elevador con el control modo tensión obtenida mediante a) el modelo de pequeña señal y b) la simulación.

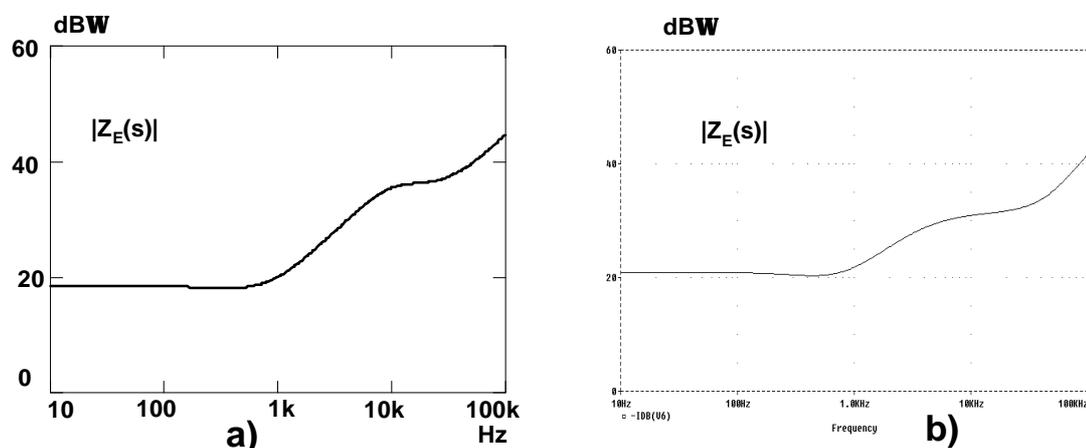


Figura 6.42. Impedancia de entrada del convertidor Elevador con el control modo corriente de pico obtenida mediante a) el modelo de pequeña señal y b) la simulación.

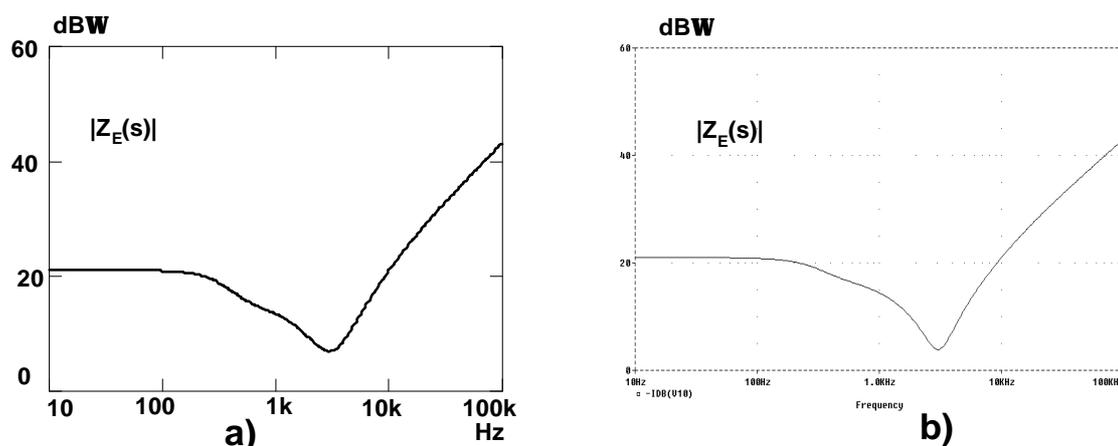


Figura 6.43. Impedancia de entrada del convertidor Elevador con el control modo corriente promediada obtenida mediante a) el modelo de pequeña señal y b) la simulación.

6.1.2.4 Análisis de la estabilidad.

Para comprobar la estabilidad de la conexión entre el ER y los post-reguladores, se va a analizar la función de transferencia $H_0(s)$ definida en la ecuación (6.2) para cada uno de los post-reguladores y modos de control.

$$H_0(s) = \frac{Z_0(s, \omega t)}{Z_E(s)} \quad (6.63)$$

Como en el caso del post-regulador de dos entradas, se puede considerar que para el rango de frecuencias en el cual que haber problemas de adaptación (de 0,1 Hz a 1 kHz) la impedancia de entrada en todos los modos de control, para cada uno de los post-reguladores, es la misma y constante, $Z_E(s) = -R_E$. Esta situación es el peor caso que se puede dar, ya que el desfase que introduce la impedancia de entrada es el máximo y constante en todo el rango de frecuencias considerado. En caso de detectar algún problema de estabilidad en la adaptación de impedancias se deberá considerar el valor real para confirmar o no la existencia de dicho problema.

En la figura 6.44 se han representado los diagramas de Bode de la función $H_0(s)$ para el post-regulador conmutado serie Directo o *Forward* con el control modo tensión, y en la figura 6.45 los correspondientes al convertidor Elevador con el control modo tensión. En dichas figuras se puede observar que no aparece ningún punto de inestabilidad (desfase 180° y ganancia 0 dB).

Para valores mayores del condensador de salida C_0 del ER la impedancia de salida disminuye y por tanto mejora la adaptación de impedancias entre las etapas ya que la

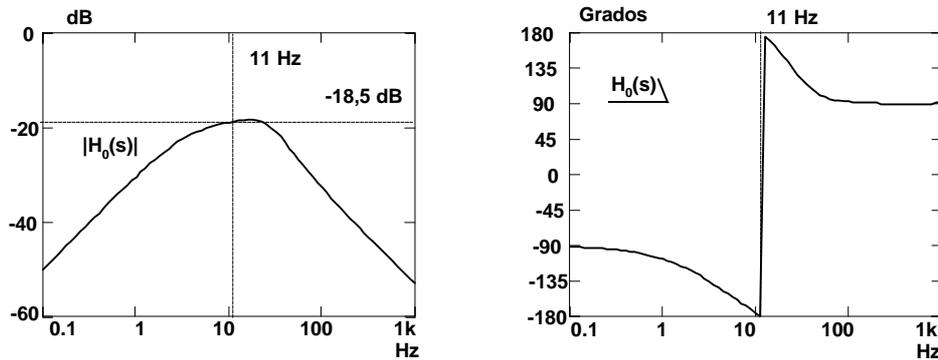


Figura 6.44. Diagramas de Bode de $H_0(s, \omega)$ para el post-regulador conmutado serie Directo o Forward.

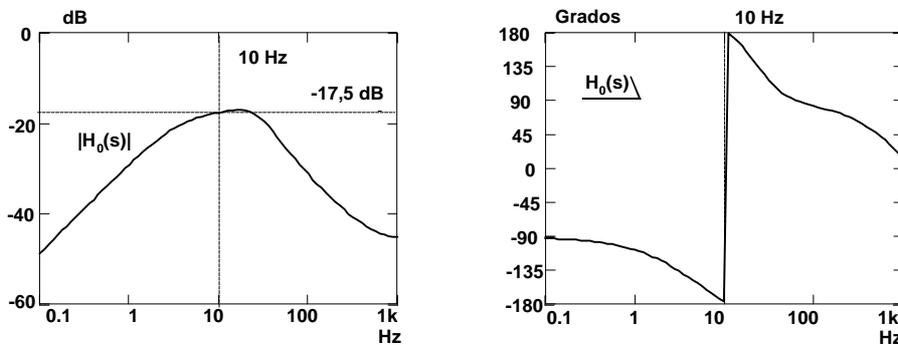


Figura 6.45. Diagramas de Bode de $H_0(s, \omega)$ para el post-regulador conmutado serie Elevador.

impedancia de salida del ER disminuye al igual que en el caso del post-regulador reductor de dos entradas.

El análisis que hay que desarrollar para valores mas pequeños de C_0 es el mismo que para el caso del post-regulador Reductor de dos entradas. Este análisis consiste en modificar el ancho de banda del lazo de tensión del ER, f_{vi} , para mantener la tensión de salida V_0 siempre por debajo de la tensión de salida del post-regulador cuando se produzca un transitorio por cambio brusco del valor de la carga. Teniendo en cuenta las mismas consideraciones que en el caso del post-regulador reductor de dos entradas, para obtener el ancho de banda del lazo de tensión del ER será necesario que se cumpla la expresión (6.64), en donde V_{0SX} es indistintamente V_{0SS} (en el caso del post-regulador conmutado serie Directo o *Forward*) o V_{0SE} (en el caso del convertidor Elevador usado como post-regulador).

$$\Delta V_R + \Delta V_p + \Delta V = (V_{0SX} - V_0) \tag{6.64}$$

En donde

$$\Delta V_R = \frac{I_{0SXmax}}{C_{B0} \cdot 2 \cdot \pi \cdot 2 \cdot f_L} \tag{6.65}$$

y

$$\Delta V_P = \frac{I_{OSXmax}}{C_{B0} \cdot 2 \cdot \pi \cdot f_{vi}} \quad (6.66)$$

$$\frac{I_{OSXmax}}{C_{B0} \cdot f_{vi} \cdot 2 \cdot \pi} + \frac{I_{OSXmax}}{C_{B0} \cdot 2 \cdot f_L \cdot 2 \cdot \pi} + \Delta V = V_0 - V_{OSX} \quad (6.67)$$

Siendo I_{oSXmax} indistintamente I_{oSsmax} (en el caso del post-regulador conmutado serie Directo o *Forward*) o I_{oSEmax} (en el caso del convertidor Elevador usado como post-regulador)

Sustituyendo las ecuaciones (6.65) y (6.66) se obtiene la expresión (6.67). El valor de f_{vi} corresponde a la expresión (6.68).

$$f_{vi} = \frac{2 \cdot f_L}{\frac{(V_{OSX} - V_0 - \Delta V)}{I_{OSXmax}} - 1} \cdot \frac{I_{OSXmax}}{C_0 \cdot 2 \cdot f_L \cdot 2 \cdot \pi} \quad (6.68)$$

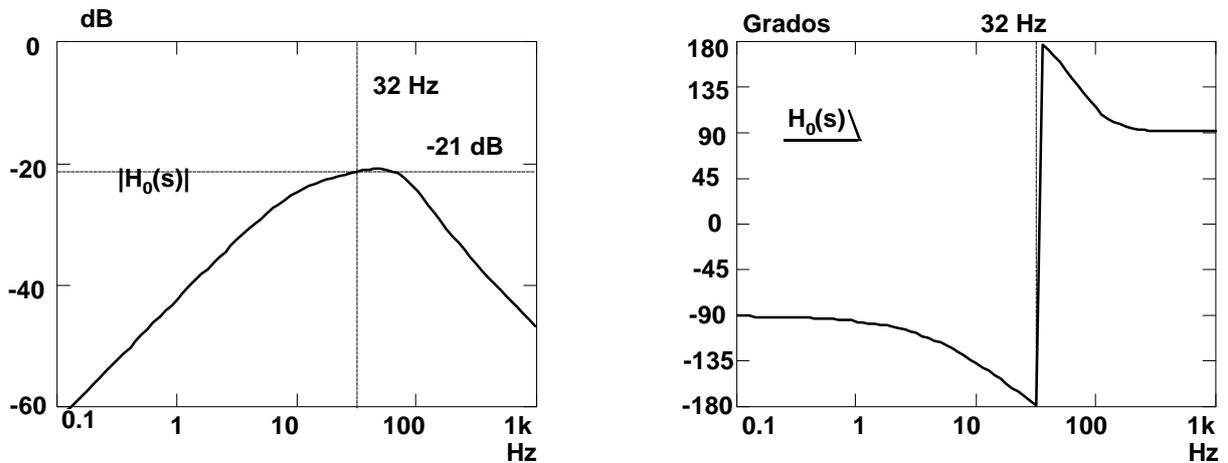


Figura 6.46. Diagramas de Bode de $H_0(s, \omega t)$ para el post-regulador conmutado serie Directo o *Forward* con $C_0 = 2700 \mu F$.

Con un valor de $C_{B0} = 2700 \mu F$, de corriente de salida del ER $I_0 = P_0/V_0 = 4,25$ A y un margen de seguridad de $\Delta V = 2,5$ V se obtiene de (6.68) un ancho de banda $f_{vi} = 100$ Hz, siendo P_0 la potencia de salida del post-regulador. Con este valor se obtuvieron los diagramas de Bode de $H_0(s)$ para el post-regulador conmutado serie Directo o *Forward* y convertidor Elevador usado como post-regulador que se muestran en las figuras 6.46 y 6.47 respectivamente. En dichas figuras se puede observar que estamos lejos de los límites de la estabilidad.

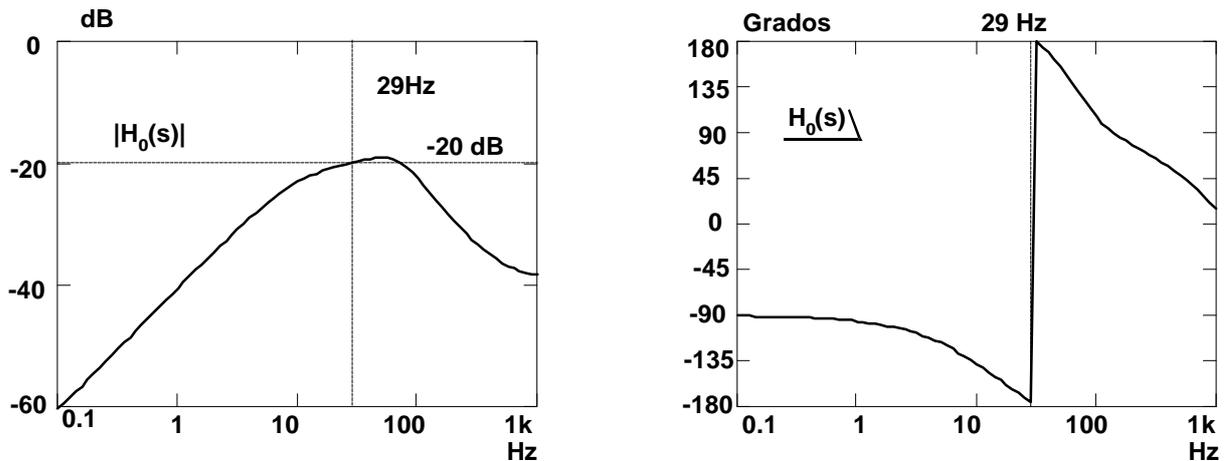


Figura 6.47. Diagramas de Bode de $H_0(s, \omega t)$ para el convertidor Elevador con $C_0 = 2700\mu F$.

6.2 ESTUDIO DEL EFECTO EN LA MEJORA DEL ANCHO DE BANDA DEL PRERREGULADOR SOBRE LA CADENA CONVERTORA Y LA CORRIENTE DE ENTRADA.

El objetivo que se persigue con la mejora del ancho de banda del ER es conseguir que ante una variación brusca de la carga, la variación de la tensión de salida del ER, $\Delta V_R + \Delta V_P$, sea mínima o nula (figura 6.48). De esta forma conseguiríamos disminuir la diferencia entre las tensiones de entrada al post-regulador reductor de dos entradas, por ejemplo, y por tanto aumentar el rendimiento de dicho post-regulador. Para los otros post-reguladores el objetivo es aproximar la más posible la tensión de entrada a la tensión de salida y obtener el mismo efecto que en el post-regulador reductor de dos entradas, es decir, aumentar desde un rendimiento típico del 97% a un valor cercano al 99%. El precio que hay que pagar para mejorar el

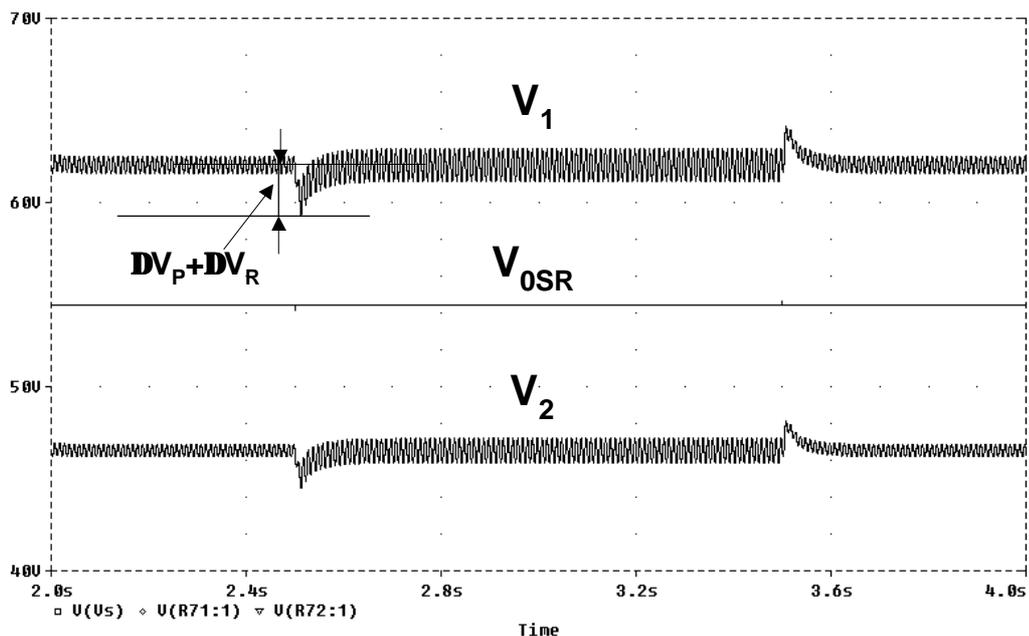


Figura 6.48. Variación de la tensión de salida del ER de dos salidas ante una variación brusca de la carga.

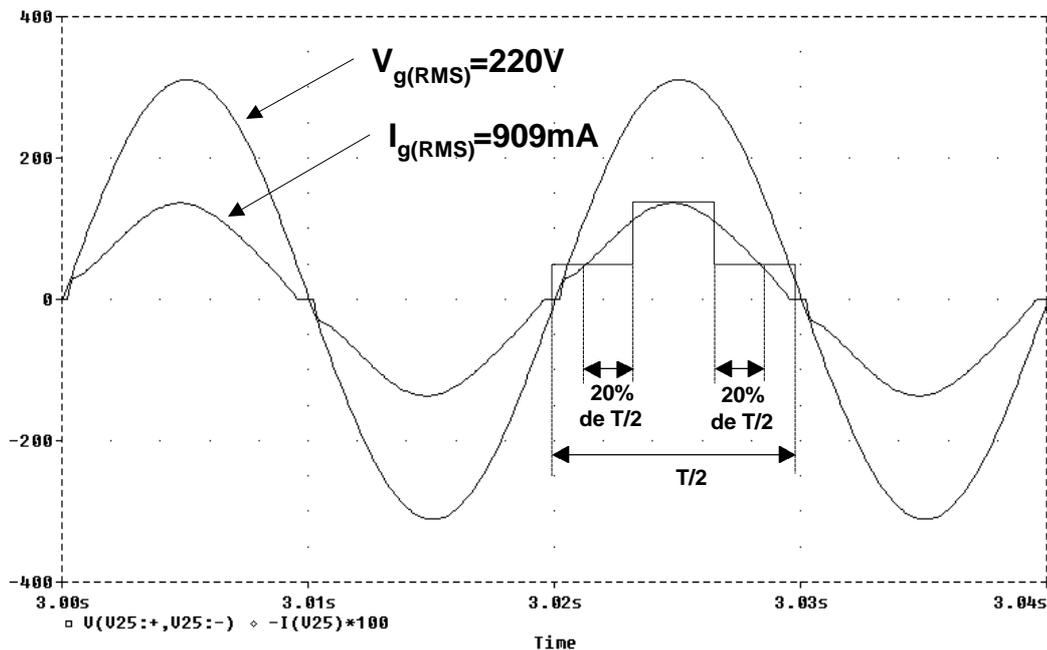


Figura 6.49. Formas de onda de la tensión y corriente de entrada en el ER con un ancho de banda $f_{vi} = 36 \text{ Hz}$ y $V_g = 220\text{V}$.

rendimiento del post-regulador es que se va a tener una peor forma de onda de la corriente de entrada del ER que ya no será tan senoidal sino que tendrá una cierta distorsión. En este apartado se va a valorar cuánto puede aumentar el ancho de banda del ER cumpliéndose la norma de inyección de armónicos de baja frecuencia IEC 1000-3-2.

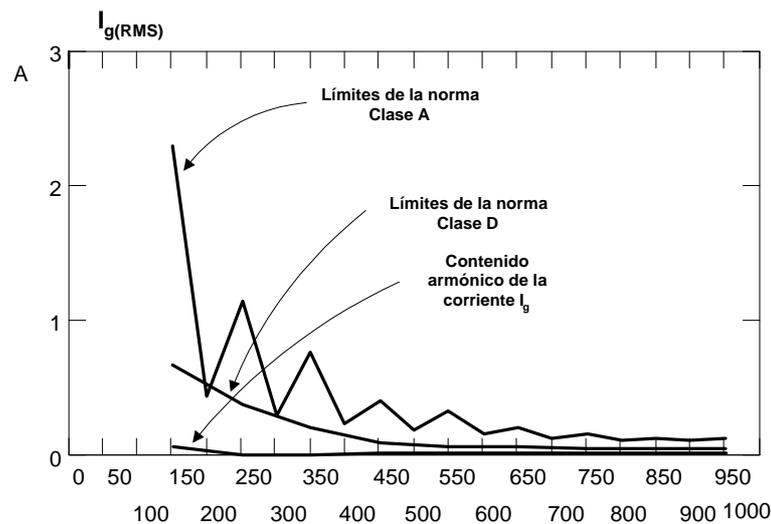


Figura 6.50. Contenido armónico de la corriente de entrada del ER y el límite del contenido armónico para la clase A y clase D.

En el diseño realizado para el ER de dos salidas el ancho de banda obtenido es de $f_{vi} = 36 \text{ Hz}$, siendo la forma de onda de la corriente de entrada la que se muestra en la figura 6.49 para

una potencia de 200W. Como se puede observar en dicha figura, durante un tiempo mayor del 5% del semiperiodo la corriente se encuentra fuera de la máscara de la norma IEC 1000-3-2 por lo que la forma de onda pertenecerá a clase A, que es la menos restrictiva ya que los valores límites de los armónicos son valores absolutos. En la figura 6.50 se muestra el contenido armónico de la corriente de entrada que se tiene comparando con los límites que impone la norma de clase A, pudiendose comprobar que la norma se cumple con facilidad.

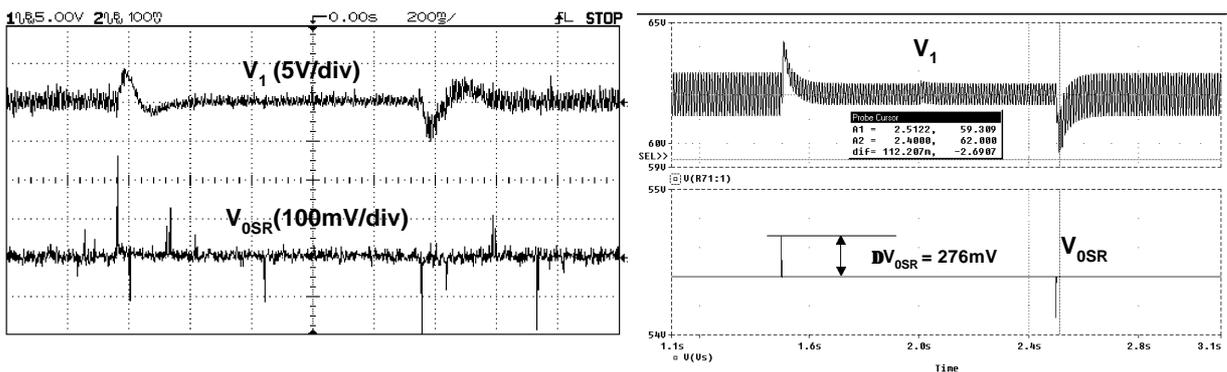


Figura 6.51. Formas de onda de la variación de la tensión de salida del ER, V_1 y V_2 , y de la tensión de salida del post-regulador de dos entradas, V_{0SR} , a) obtenidas experimentalmente y b) obtenidas mediante simulación.

En la figura 6.51a se muestra la variación de las tensiones de salida del ER de dos salidas, V_1 y V_2 , y la tensión de salida del post-regulador reductor de dos entradas, V_{0SR} , conectados en cascada. Este ensayo se ha realizado con una variación de la carga, en la salida del post-regulador reductor de dos entradas, desde plena carga a media carga y viceversa con una pendiente de 100 A/ μ s. Dichas formas de onda se han obtenido también mediante simulación

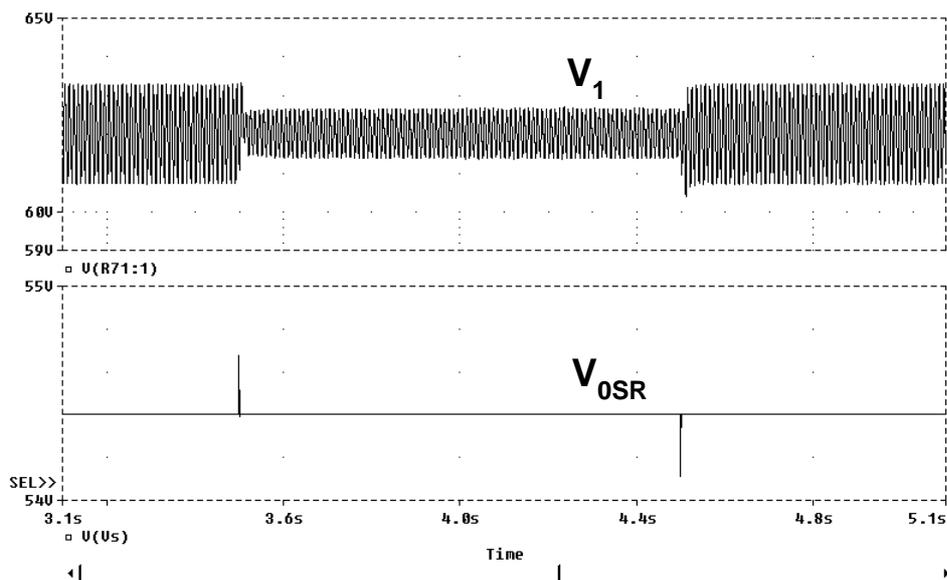


Figura 6.52. Formas de onda de V_1 y V_{0SR} , obtenidas mediante simulación para un valor $f_{vi} = 130$ Hz.

del modelo de gran señal de cada uno de los convertidores conectados en cascada. Como se puede observar en la figura 6.51b los valores obtenidos son muy similares a los valores reales, alrededor de 2,5V de sobreoscilación más la amplitud del rizado. Un valor próximo a 2.85V se obtiene como la suma de la sobreoscilación ΔV_P (ecuación 6.51) y de la amplitud del rizado ΔV_R (ecuación 6.48).

Si modificamos el ancho de banda del ER hasta un valor de 130 Hz conseguimos que la tensión de salida del ER apenas varíe, como se puede observar en la figura 6.52.

La forma de onda de la corriente que se obtiene es la que se muestra en la figura 6.53b. El límite del ancho de banda vendrá dado por el máximo contenido armónico de la corriente de

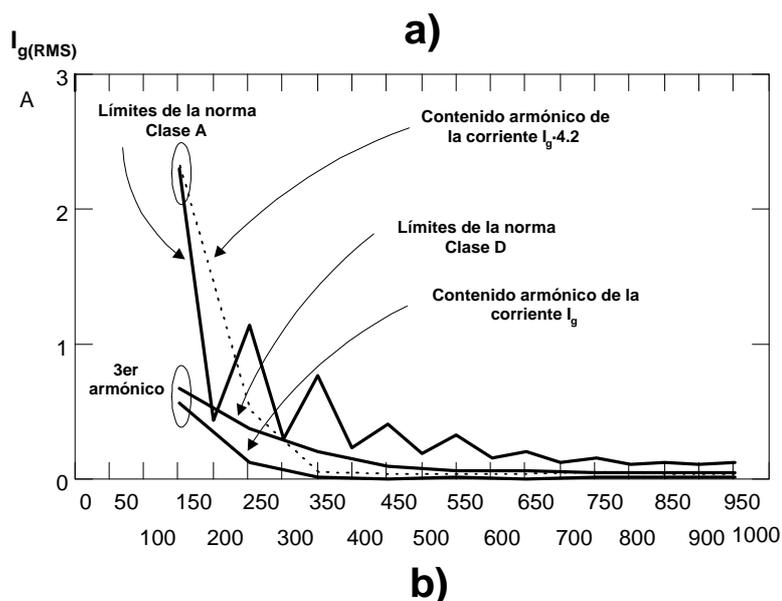
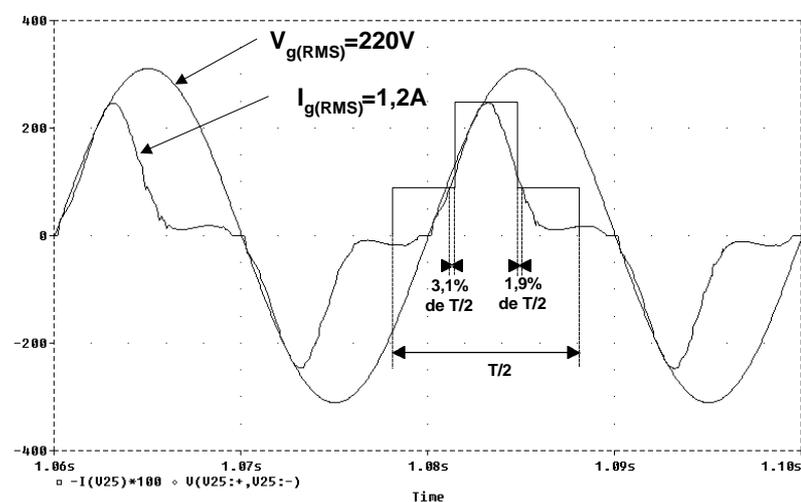


Figura 6.53. a) Forma de onda de la corriente de entrada del ER en estas condiciones. b) Contenido armónico de la corriente de entrada del ER y límites en clase A y clase D.

entrada del ER permitido por la norma IEC 1000-3-2 y, dentro de esta, por la clase, A o D en función de la forma de onda y la máscara que delimita las dos clases.

En este caso la forma de onda de la corriente de entrada está en el límite de las dos clases ya que en un 5% del tiempo del semiperiodo la forma de onda de la corriente se encuentra fuera de la máscara, como se puede observar en la figura 6.53a. El contenido armónico de la corriente así como los valores de los armónicos para las norma en clase A y clase D se muestran en la figura 6.53b. Como se puede observar el contenido armónico de la corriente obtenida está cerca del límite, para una potencia de 200W, limitado por el tercer armónico, para cumplir la norma en clase D y este será el máximo valor permitido por f_{vi} . El contenido armónico de la corriente estará en el límite de la norma clase A si incrementamos la potencia del convertidor en 4,2 veces (hasta 830W), como se observa en la figura 6.53.

En estas condiciones, la diferencia entre las tensiones de salida del ER V_1 y V_2 se puede disminuir hasta un límite que vendrá fijado por la tensión mínima necesaria para que el post-regulador funcione correctamente. Este límite y por el rizado de la tensión de salida (función del condensador de filtro de salida que a su vez dependerá en la mayor parte de los casos del *Hold-up time* o tiempo de mantenimiento) del ER, V_1 y V_2 , fijarán el valor de dichas tensiones de salida.

Para el caso del ER de una salida el límite entre la tensión de entrada V_0 y la tensión de salida vendrá fijado por la diferencia mínima necesaria entre ambas tensiones para que el post-regulador funcione correctamente y el rizado de la tensión de salida del ER, que como en el caso anterior va a ser función en muchos casos del *Hold-up time*.

La limitación del ancho de banda del ER f_{vi} va a fijar el límite inferior del valor de los condensadores almacenadores de energía según los estudios realizados en el apartado anterior.

6.3 CRITERIOS DE DISEÑO DEL LAZO DE REALIMENTACIÓN DE LOS POST-REGULADORES.

Para todo convertidor, la tensión de salida $v_{0R}(t)$ es una función de la tensión de entrada $v_1(t)$, del ciclo de trabajo $d(t)$, y de la corriente de carga $i_{carga}(t)$, así como de los valores de los componentes que forman parte del convertidor [15]. En un convertidor DC-DC, es necesario obtener una tensión continua de salida $v_{0R}(t)=V_{0R}$ aún cuando aparezcan perturbaciones en $v_1(t)$ y $i_{carga}(t)$, y a pesar de que se produzcan cambios en los valores de los componentes del convertidor. En la figura 6.54 se muestra el convertidor reductor, así como un diagrama de bloques en el que se ilustra la dependencia de la tensión de salida $v_{0R}(t)$ respecto a v_1 , d y i_{carga} .

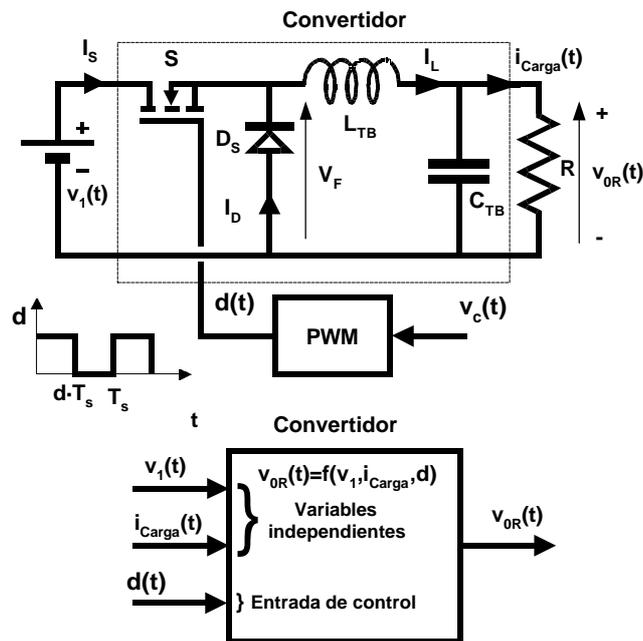


Figura 6.54. Convertidor reductor y diagrama de bloques indicando la dependencia de la tensión de salida v_{OR} respecto a la tensión de entrada v_1 , el ciclo de trabajo d y la corriente de carga i_{carga} .

La representación de diagrama de bloques puede ser utilizado también para los post-reguladores conmutados serie Directo o *Forward*, o Elevador.

En la figura 6.55 se ha representado el post-regulador reductor de dos entradas, junto con un diagrama de bloques en el que se indica la dependencia de la tensión de salida $v_{OSR}(t)$ respecto a las tensiones de entrada $v_1(t)$ y $v_2(t)$, la variación de la corriente de salida $i_{\text{carga}}(t)$ y el ciclo de trabajo $d(t)$.

La tensión de entrada $v_1(t)$ o $v_2(t)$ de una fuente de alimentación tipo *off-line* puede contener típicamente variaciones periódicas de su tensión a frecuencia doble de la tensión de red (100Hz o 120Hz), producidas por un rectificador de red o, en nuestro caso, el ER. La tensión de entrada también puede variar cuando la carga de un sistema de alimentación próximo esta cambiando de conectada a no conectada. Por otra parte, la corriente de carga $i_{\text{carga}}(t)$ puede variar significativamente, lo que puede conllevar variaciones de la tensión de salida que queden fuera de los límites máximos permitidos, que en algunos casos pueden ser muy restrictivos (por ejemplo $5V \pm 0,1V$).

Para conseguir que la tensión de salida sea constante es necesario realimentar el circuito, ver figura 6.56, de forma que automáticamente se produzca un ajuste del ciclo de trabajo y eliminar en lo posible los efectos de las perturbaciones en las variables independientes. En los

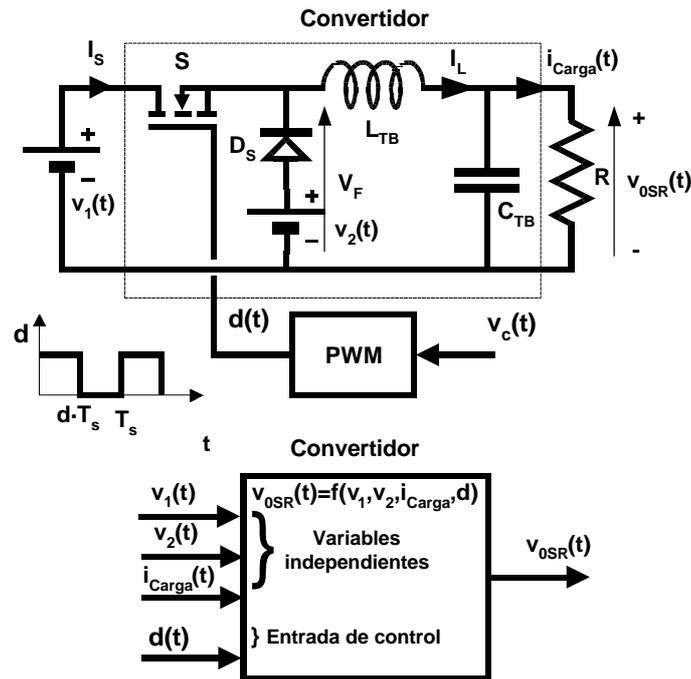


Figura 6.55. Convertidor reductor y diagrama de bloques indicando la dependencia de la tensión de salida v_{0SR} respecto a las tensiones de entrada v_1 y v_2 , el ciclo de trabajo d y la corriente de carga i_{carga} .

capítulos anteriores se realizó un estudio de la realimentación de los post-reguladores con diferentes modos de control, en los que se analizó el diseño del regulador del o de los lazos de realimentación con el fin de que el sistema fuese estable, para luego limitar el efecto de las variaciones de la tensión de entrada.

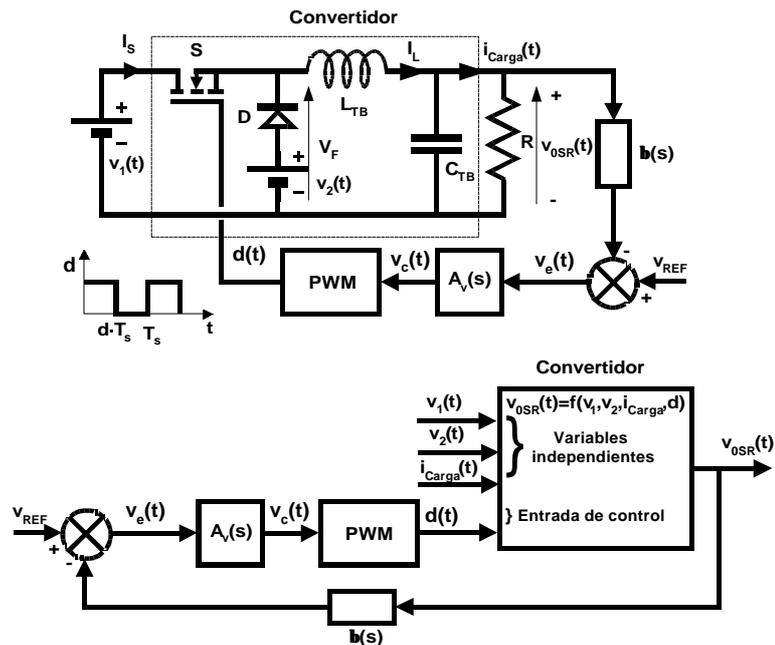


Figura 6.56. Post-regulador reductor de dos entradas con lazo de realimentación. Diagrama de bloques indicando la dependencia de la tensión de salida v_{0SR} respecto a las tensiones de entrada v_1 y v_2 y la corriente de carga i_{carga} .

A continuación se va a comentar cuales deben ser las especificaciones típicas de un convertidor DC-DC. Particularizaremos para el post-regulador reductor de dos entradas, del cual se muestra el modelo de pequeña señal con el control modo corriente promediada en la figura 6.57, indicando cómo podemos conseguir que estas especificaciones se cumplan.

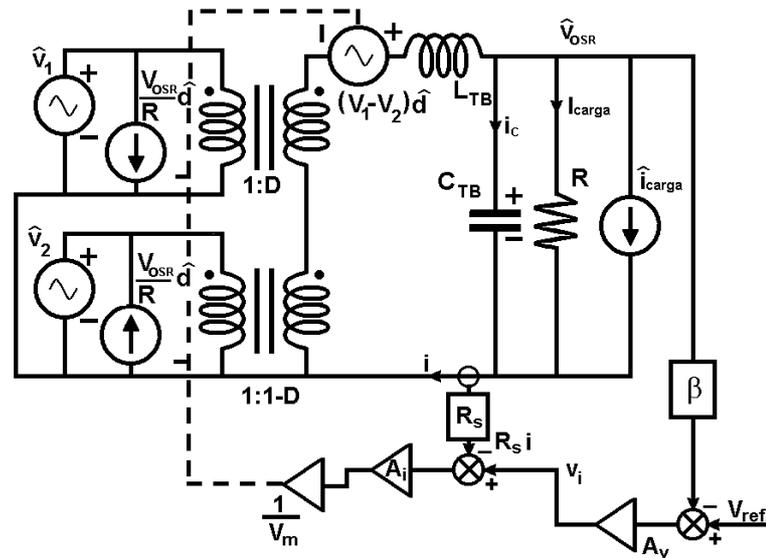


Figura 6.57. Modelo de pequeña señal del post-regulador reductor de dos entradas con el control modo corriente promediada.

Dichas especificaciones están encaminadas a definir el efecto de las perturbaciones de las variables independientes sobre la tensión de salida, la respuesta transitoria del convertidor y la estabilidad del sistema, siendo este último punto una condición ineludible. El diseño del regulador se debe realizar teniendo en cuenta las siguientes especificaciones:

1. *Efecto de las variaciones de la corriente de carga en la regulación de la tensión de salida.* La tensión de salida se debe mantener dentro de un rango especificado cuando la corriente de carga varíe de una forma determinada. Esto equivale a limitar el valor máximo de la magnitud de la impedancia de salida en lazo cerrado obtenido mediante la ecuación 6.69:

$$\left. \frac{\hat{v}_{OSR}(s)}{-\hat{i}_{carga}(s)} \right|_{\substack{\hat{v}_{ref} = 0 \\ \hat{v}_1 = 0 \\ \hat{v}_2 = 0}} = Z_{OSR}(s) // R \quad (6.69)$$

en donde R es la resistencia de carga estática. ($R=V_{0SR}/I_{carga}$) y $Z_{0SR}(s)$ es la impedancia de salida del post-regulador obtenida en capítulos anteriores. Nótese que desde el punto de vista de las variaciones de la corriente de salida, la impedancia de salida vista por dichas variaciones es el paralelo de la impedancia de salida calculada anteriormente, $Z_{0SR}(s)$, y la resistencia de carga estática R .

2. *Efecto de las variaciones de la tensión de entrada en la tensión de salida (Audiosusceptibilidad).* Los límites para esta especificación son normalmente impuestos a la frecuencia doble de la tensión de red (100 Hz o 120 Hz). Para obtener el valor del rizado de la tensión de salida a estas frecuencias utilizaremos las funciones de transferencia calculadas en capítulos anteriores llamadas funciones de audiosusceptibilidad.

$$\frac{\hat{v}_{0SR}}{\hat{v}_1} \Big|_{\hat{v}_{ref} = 0, \hat{v}_2 = 0} = Au_{SR1}(s) \tag{6.70}$$

$$\frac{\hat{v}_{0SR}}{\hat{v}_2} \Big|_{\hat{v}_{ref} = 0, \hat{v}_1 = 0} = Au_{SR2}(s) \tag{6.71}$$

3. *Tiempo de respuesta transitoria.* Cuando se produce una variación grande de la carga o de la tensión de entrada, en la tensión de salida aparece un transitorio (figura 6.58). Durante este transitorio la tensión de salida modifica su valor y al cabo de un tiempo el lazo de realimentación hace que dicha tensión vuelva al valor especificado. El

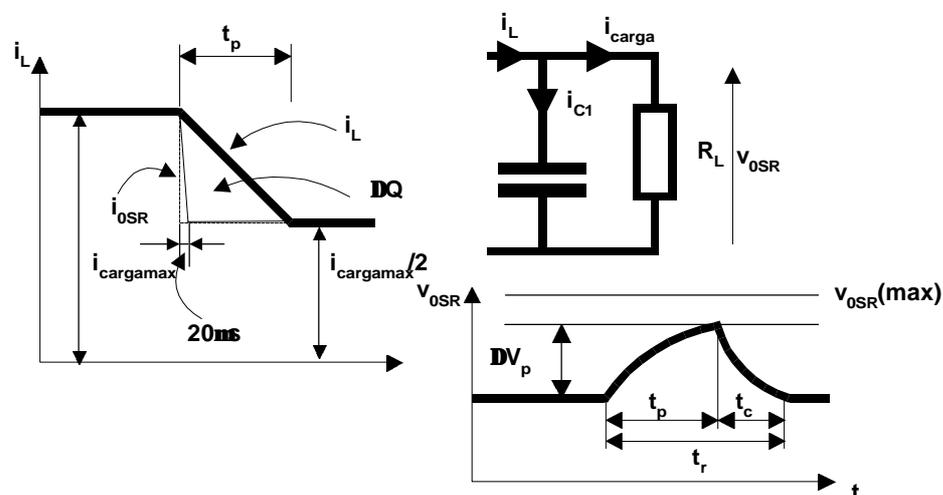


Figura 6.58. Transitorio de la tensión de salida cuando se produce un cambio grande de la carga o de la tensión de entrada.

tiempo requerido para esto es el tiempo de respuesta transitoria. Típicamente, el tiempo de respuesta transitoria se puede acortar aumentando la frecuencia de corte del lazo de realimentación.

4. *Sobretensión y oscilación.* En la especificaciones de los convertidores tanto la sobretensión como la oscilación con una respuesta transitoria deben de estar limitadas (figura 6.58).

En los capítulos 3, 4 y 5 se ha realizado el estudio y diseño de los convertidores teniendo en cuenta la especificación 2 o audio-susceptibilidad, de forma que sea posible conseguir una gran atenuación del rizado de la tensión de entrada de los post-reguladores, alcanzandose en algunos casos el valor de -40dB a una frecuencia de 100Hz.

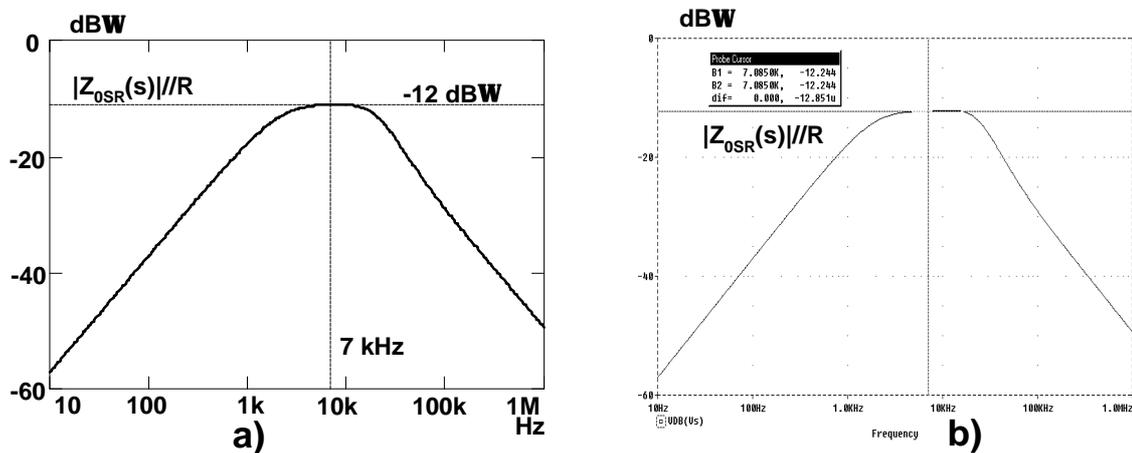


Figura 6.59. Diagrama de Bode de la impedancia de salida del post-regulador reductor de dos entradas $Z_{OSR}(s)/R$ obtenido mediante a) el modelo de pequeña señal y b) mediante la simulación del modelo de gran señal.

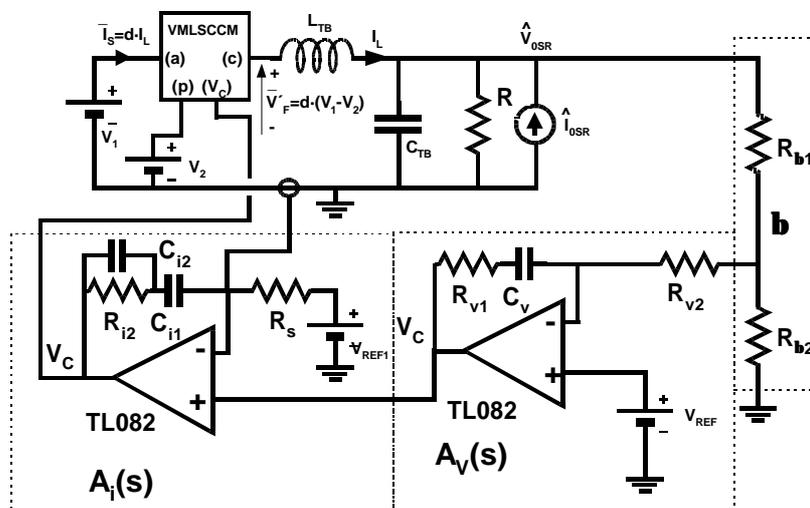


Figura 6.60. Modelo de gran señal del post-regulador reductor de dos entradas utilizado para la obtención de la impedancia de salida $Z_{OSR}(s)/R$.

El efecto de la impedancia de salida del post-regulador se ha analizado en el post-regulador reductor de dos entradas con control modo corriente promediada. El valor de la impedancia de salida del convertidor según la definición de la ecuación (6.69) [15] se ha representado en la figura 6.59, y ha sido obtenida de forma analítica y mediante la simulación del modelo de gran señal del convertidor de la figura 6.60 al cual se le ha añadido una fuente de perturbación de corriente en la salida del convertidor.

A partir de estas representaciones podemos obtener el valor máximo de dicha impedancia, la cual se produce en el ejemplo seguido a una frecuencia aproximada de 7 kHz. El valor obtenido en este punto es de $Z_{OSR}/R=0.28$ ohm de magnitud. En el caso de introducir una variación de la corriente de salida de 0.1A pico a pico, la variación de la tensión de salida que debería observarse según la ecuación (6.69) es de 28 mV. Para comprobar este valor, se ha realizado un ensayo experimental sobre el post-regulador en el que se ha efectuado una variación en la carga de forma que la variación de corriente que observa el convertidor es de 0.1 A. En la figura 6.61 se ha representado la variación de la corriente en la carga, casi senoidal de amplitud 0.1A, y la variación de la tensión en la carga cuyo valor es aproximadamente de 30 mV, eliminando el rizado de alta frecuencia.

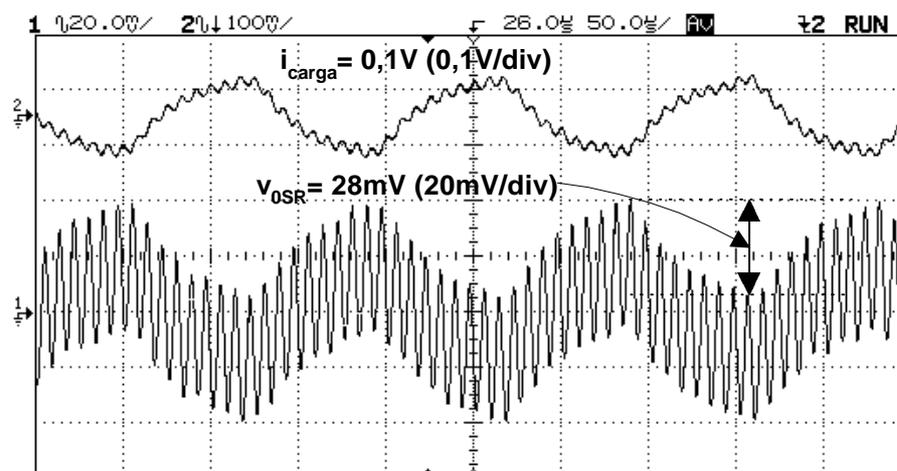


Figura 6.61. Variación de la tensión de salida del post-regulador reductor de dos entradas y variación de la corriente de la carga, obtenidos experimentalmente.

Este mismo ensayo se ha realizado mediante la simulación temporal del modelo de gran señal del convertidor con la misma forma de variación de corriente en la carga. Los valores que se han obtenido en la simulación se observan en la figura 6.62 en donde podemos observar que la variación de la tensión de salida es de 27 mV.

Para este post-regulador se han analizado los puntos 3 y 4 de las especificaciones, es decir, la sobretensión y tiempo de respuesta transitoria con el fin de conocer la causas que los

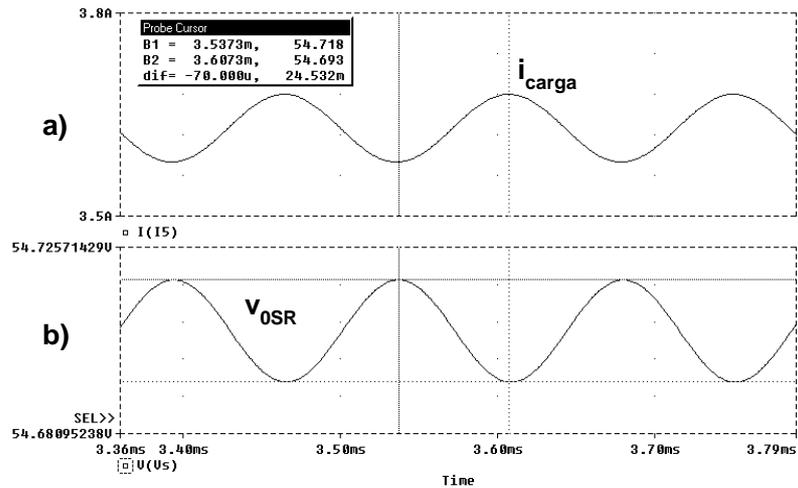


Figura 6.62. a) Variación de la corriente de la carga y b) variación de la tensión de salida del post-regulador reductor de dos entradas, obtenidos mediante simulación del modelo de gran señal.

producen y poder predecir el valor que van a tener. Para conocer el valor de la sobretensión y tiempo de respuesta de este convertidor ante una variación de la carga, se ha realizado un ensayo experimental y se ha simulado el modelo de gran señal, obteniéndose los resultados de la figura 6.63a y b respectivamente. Como se puede observar en dichas figuras, la variación de carga ha sido del 50% de la carga máxima ($\Delta I_R = 1.85 \text{ A}$) en un tiempo de $20 \mu\text{s}$.

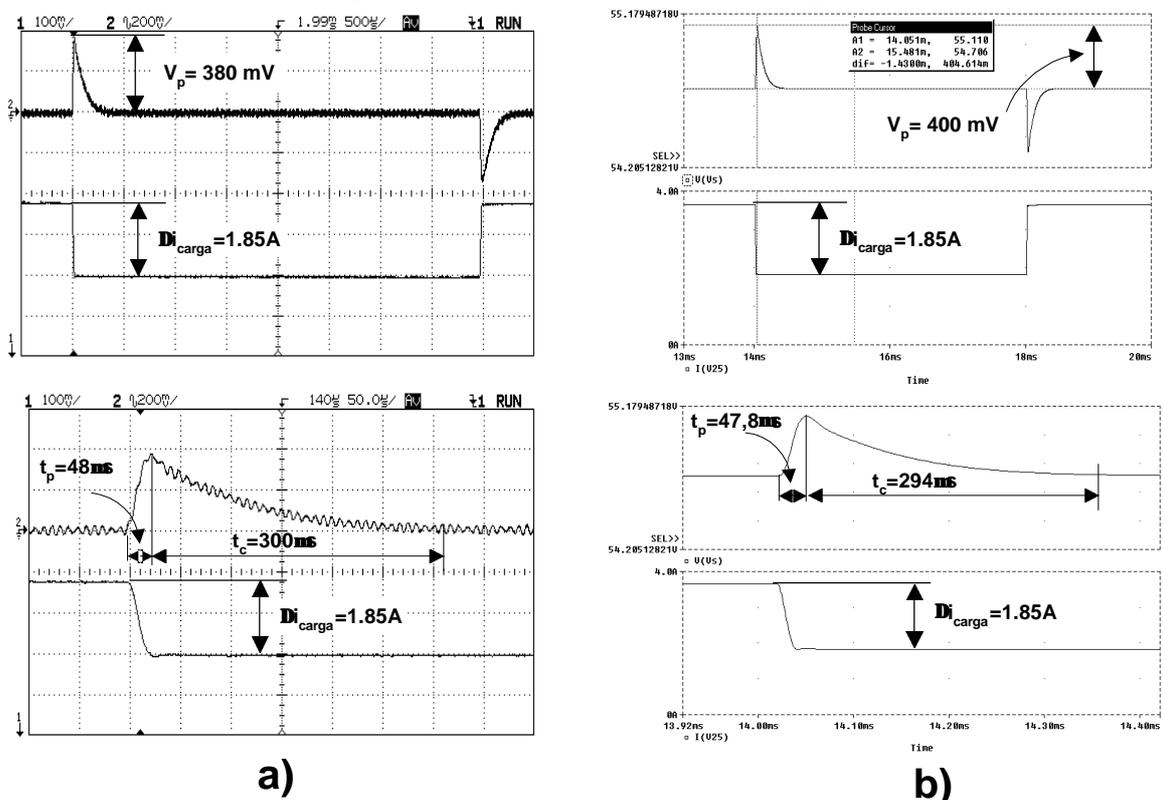


Figura 6.63. Variación de la tensión de salida ante un cambio brusco en la carga ($\Delta I_R = 1.85 \text{ A}$ en un tiempo de $20 \mu\text{s}$) obtenidos a) mediante ensayo experimental y b) mediante simulación.

La sobretensión que se observa en la figura 6.63a es de $V_p=380\text{mV}$ aproximadamente, con un tiempo de pico $t_p=48\ \mu\text{s}$, mientras que en la figura 6.63b se puede observar que el valor obtenido mediante simulación es de $V_p=404\ \text{mV}$, con un tiempo de pico $t_p=47,8\mu\text{s}$. Por otra parte el tiempo de caída t_c definido en la figura 6.58, es decir cuando retorna al 2% de la tensión de pico, en el ensayo experimental es de aproximadamente de $300\mu\text{s}$ y en la simulación de $294\mu\text{s}$. Este tiempo se puede calcular a partir de la constante de tiempo de la red RC de realimentación del regulador del lazo de tensión $R_{v1}=230\ \text{kohm}$ y $C_{v1}=338\ \text{pF}$. De esta forma obtenemos un valor de $t_c=4\cdot R_{v1}\cdot C_{v1}=310\ \mu\text{s}$. Se define el tiempo de respuesta t_r como la suma del tiempo de pico t_p más el tiempo de caída t_c , es decir, $t_r=t_p+t_c$. El valor obtenido es de $t_r=335\mu\text{s}$ en el ensayo experimental y $t_r=327,4\mu\text{s}$ en la simulación.

Para realizar el cálculo aproximado de la sobretensión es necesario conocer la velocidad de respuesta de la corriente por la bobina en relación con la variación de la corriente por la carga, ya que la diferencia entre ambas corrientes va a ser la corriente que va a modificar el valor de la tensión en el condensador (figura 6.64a). Estas mismas formas de onda se han obtenido de la simulación del modelo de gran señal y pueden verse en la figura 6.64b. En un convertidor en el cual no se produce ningún tipo de saturación en los lazos (el ciclo de trabajo tomaría valores 0 o 1), el tiempo de respuesta viene determinado por el ancho de banda del lazo de tensión (en un convertidor con lazo de tensión y de corriente el lazo de tensión va a tener un ancho de banda menor que el lazo de corriente). En este caso interesa que el ancho de banda sea grande para que la respuesta sea rápida y la sobreoscilación pequeña. Si se produjese saturación en los lazos de control, el tiempo de respuesta vendría determinado por la pendiente de la variación de corriente, que para ciclos de trabajo unitarios sería proporcional a la diferencia entre la tensión de entrada y la de salida e inversamente proporcional al valor de la bobina de filtro. En este caso interesa que la bobina sea pequeña para que la respuesta sea rápida y la sobreoscilación pequeña.

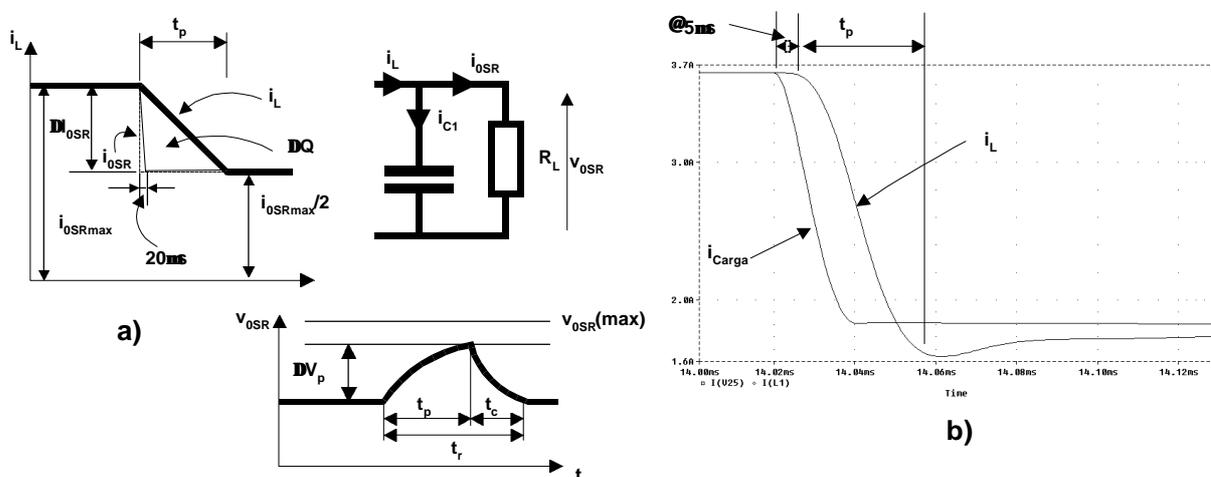


Figura 6.64. Formas de onda la velocidad de la respuesta de la corriente por la bobina de filtro en relación con la variación de la corriente por la carga, a) teóricas y b) simuladas.

En el convertidor que estamos analizando no se ha producido la saturación de los lazos de control, por lo que la velocidad de respuesta viene determinada por el ancho de banda del convertidor. Para conocer el tiempo de respuesta es necesario saber si la respuesta del convertidor es de primer o segundo orden, es decir, el factor Q , y una vez determinado esto con la figura 6.65 podremos conocer el tiempo de respuesta. Un sistema es de primer orden si $Q < 0.5$; en este caso el tiempo de respuesta para el 98% es de $4/(2 \cdot \pi \cdot f_c)$, siendo f_c la frecuencia de corte del lazo de tensión.

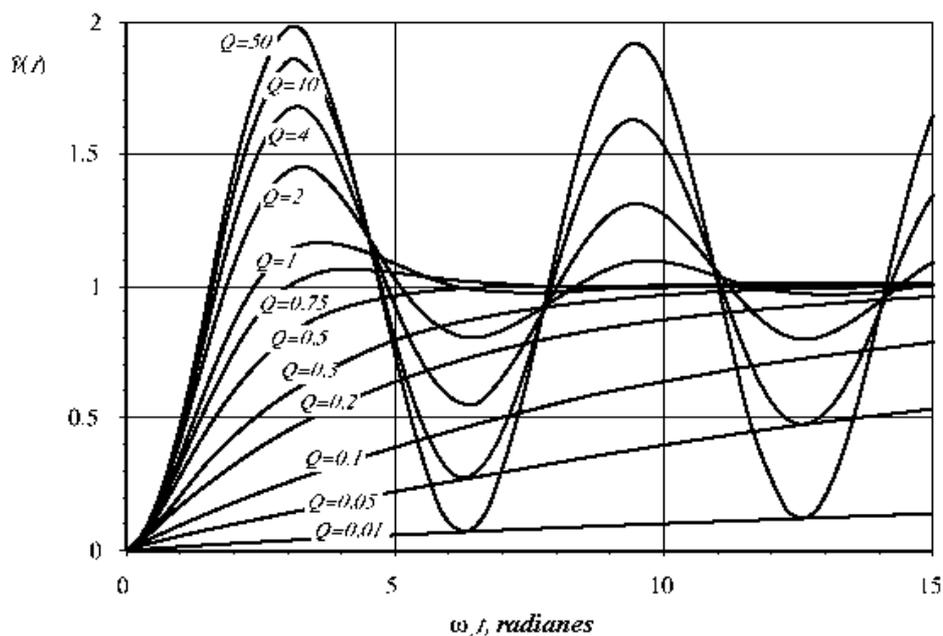


Figura 6.65. Respuesta ante un escalón unitario de un sistema de segundo orden para varios valores de Q .

El valor de Q se puede obtener a partir del diagrama de Bode de la ganancia del lazo de tensión $H(s)$ con la simplificación que se muestra en la figura (6.66) [15]. En esta figura la frecuencia f_2 (en este caso 40 kHz) define el ancho de banda del lazo de corriente y f_0 (en este caso 10 kHz) es la frecuencia de cruce (frecuencia de ganancia 0dB) de $H(s)$. El factor Q se obtendría de la ecuación (6.72) resultando $Q = 0,5$, por lo tanto estaríamos ante un sistema de primer orden críticamente amortiguado. El valor de f_c , ancho de banda del lazo de tensión cerrado, se obtendría de la ecuación (6.73) y su valor es $f_c = 20$ kHz.

$$Q = \sqrt{\frac{f_0}{f_2}} \quad (6.72)$$

$$f_c = Q \cdot f_2 \tag{6.73}$$

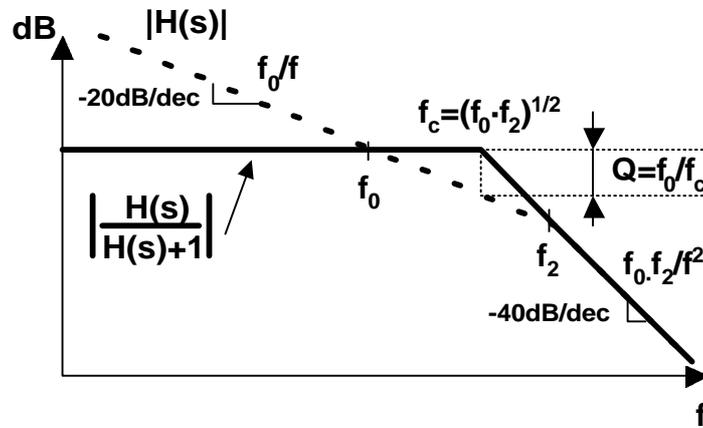


Figura 6.66. Diagrama de Bode de la ganancia del lazo de tensión $H(s)$ simplificado utilizado para la obtención del parámetro Q .

El tiempo de pico será por lo tanto de $t_p \approx 50\mu s = 1/(2 \cdot f_c)$, el cual se aproxima al valor medido y simulado. Con este valor y con la forma de onda de la figura 6.65 podemos obtener el valor de pico de la corriente por el condensador que por geometría vemos que es la mitad del valor del escalón de corriente $I_{cp} = \Delta I_R / 2$. Para hallar la amplitud de la variación de la tensión del condensador hallamos en primer lugar el valor medio de la corriente en el periodo t_p , que al ser una forma de onda triangular coincide con la mitad del valor de pico $I_{cm} = \Delta I_R / 4$. Por lo tanto el valor de pico de la tensión en el condensador vendrá dado por la ecuación (6.74), siendo el valor que se obtiene $V_p = 390$ mV.

$$V_p = \frac{\Delta I_{OSR}}{4} \cdot \frac{t_p}{C_{OSR}} \tag{6.74}$$

Como condensador de salida C_{OSR} del convertidor se han puesto en paralelo un condensador electrolítico de $47\mu F$ y un condensador cerámico multicapa de $12,6\mu F$. La pequeña diferencia que existe entre el valor calculado y los valores de simulación y experimental se deben en parte a un pequeño retardo de $5\mu s$ que aparece en la respuesta del lazo de tensión. Por lo tanto el valor del tiempo de respuesta t_r calculado es de $t_r = 349\mu s$.

6.4 CONCLUSIONES.

En este capítulo se ha realizado un estudio general de la etapa convertora, es decir del conjunto emulador de resistencia ER y post-regulador.

Los aspectos que se han tratado en este capítulo han sido en primer lugar los problemas de estabilidad que pueden surgir por el encadenamiento entre etapas, utilizando como criterio la adaptación de impedancias de entrada y salida entre ambas etapas conversoras. La conclusión a la que se ha llegado es que, al reducir el valor del condensador o condensadores almacenadores de energía de 100 Hz de salida del ER, no aparecían problemas en la estabilidad de las etapas conversoras si se aumentaba el ancho de banda para mantener la sobreoscilación de salida dentro de los límites admitidos por el post-regulador, con lo que un efecto compensa a otro y la impedancia de salida del ER no se ve afectada. Sin embargo, el aumento del ancho de banda del ER tiene como efecto perjudicial la deformación de la corriente de salida, que debe ser siempre lo suficientemente pequeña como para no generar un contenido armónico que lleve al incumplimiento de la normativa de armónicos de baja frecuencia. Por tanto, la reducción del tamaño de los condensadores de filtrado acaba estando limitado por el contenido armónico admisible en la corriente de entrada.

El siguiente aspecto que se ha tratado es la reducción de la amplitud de la variación de la tensión de salida del ER ante variaciones de carga. En este punto se ha comprobado que aumentando el ancho de banda del ER hasta valores de 130 Hz obtenemos sobreoscilaciones prácticamente nulas y la forma de onda de la corriente se mantiene al límite de norma Clase A la cual es la menos restrictiva y con la cual el contenido armónico de la corriente en este caso estaría dentro de la norma, hasta potencias de 830W. La limitación del ancho de banda del ER f_{vi} también va a limitar el valor mínimo de los condensadores de almacenamiento.

El tercer aspecto tratado en este capítulo es el de las características de salida del convertidor. En este caso se ha podido comprobar que realizando la simulación del modelo de gran señal del convertidor podemos obtener valores muy próximos al valor real, salvo que no está incluido el valor del rizado de alta frecuencia. Los valores obtenidos para el post-regulador reductor de dos entradas con control modo corriente promediado nos permiten obtener una audio-susceptibilidad baja, una impedancia de salida pequeña y una sobreoscilación y tiempo de respuesta del convertidor pequeña.

En prácticamente todos los análisis realizados se han comparado los resultados obtenidos mediante el análisis matemático, con la simulación y los resultados experimentales, obteniéndose una buena aproximación entre todos ellos.